

#5
LTY/80m
05/05-82

PATENT

JC760 U.S. PAT.
10/025996
12/26/01

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Masayoshi ABE et al.

Serial No.: New Application

Group Art Unit: Unassigned

Filed: December 26, 2001

Examiner: Unassigned

For: OPTICAL DISK CONTROL DEVICE

CLAIM FOR PRIORITY

Commissioner for Patents
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application filed in the following country is hereby requested for the above-identified application and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Patent Appln. No. 2000-390339

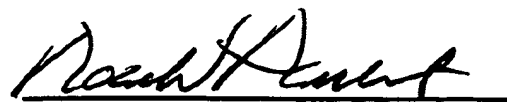
filed December 22, 2000.

In support of this claim, a certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. 119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,

PARKHURST & WENDEL, L.L.P.



Roger W. Parkhurst

Registration No. 25,177

December 26, 2001

Date

RWP/mhs

Attorney Docket No. HYAE:130

PARKHURST & WENDEL, L.L.P.
1421 Prince Street, Suite 210
Alexandria, Virginia 22314-2805
Telephone: (703) 739-0220

#5

ニノ

日 本 国 特 許 庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年12月22日

出 願 番 号

Application Number:

特願2000-390339

出 願 人

Applicant(s):

松下電器産業株式会社

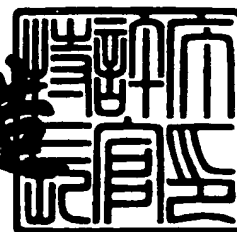
JC760 U.S. PTO
10/025998
12/26/01

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 4月27日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3036168

【書類名】 特許願

【整理番号】 2038120049

【提出日】 平成12年12月22日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 7/085

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 阿部 雅祥

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 金野 耕寿

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 和泉 光彦

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 田井 康裕

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100081813

【弁理士】

【氏名又は名称】 早瀬 憲一

【電話番号】 06(6380)5822

【手数料の表示】

【予納台帳番号】 013527

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9600402

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 光ディスク制御装置

【特許請求の範囲】

【請求項 1】 ディスクに光ビームを収束照射してディスクに記録されている情報を検出する再生信号検出手段と、

該再生信号検出手段により得られた複数の情報信号を順次切り替えて時分割多重を行う信号切り替え手段と、

該信号切り替え手段により時分割多重されたアナログ信号をデジタル信号に変換する A/D 変換手段と、

該 A/D 変換手段の A/D 変換命令を生成する A/D 変換命令手段と、

前記 A/D 変換命令手段の命令信号をシリアル送信するシリアル送信手段と、

該シリアル送信手段の信号を受信し、該受信信号に基づいて前記信号切り替え手段の切り替え動作を制御するシリアル受信手段と、

前記 A/D 変換手段からのデジタル信号に対し演算処理を行い光ディスク装置の制御信号を作成する演算手段とを備えた

ことを特徴とする光ディスク制御装置。

【請求項 2】 請求項 1 記載の光ディスク制御装置において、

前記再生信号検出手段と、前記信号切り替え手段と、前記シリアル受信手段とを有するアナログ信号処理手段と、

前記 A/D 変換手段と、前記 A/D 変換命令手段と、前記シリアル送信手段とを有するデジタル信号処理手段とを備えた、

ことを特徴とする光ディスク制御装置。

【請求項 3】 請求項 2 記載の光ディスク制御装置において、

前記アナログ信号処理手段を複数備え、

前記 A/D 変換手段は、該複数のアナログ信号処理手段における前記信号切り替え手段の出力信号を所定の順序で切り替えて、順次デジタル信号に変換する、

ことを特徴とする光ディスク制御装置。

【請求項 4】 請求項 2 記載の光ディスク制御装置において、

前記アナログ信号処理手段は、前記シリアル送信手段の送信信号に基づいて、

前記信号切り替え手段の出力信号をサンプルホールドするサンプルホールド手段をさらに有し、

前記 A D 変換手段は、前記信号切り替え手段の出力信号に代えて、前記サンプルホールド手段によりサンプルホールドされたアナログ信号をデジタル信号に変換する、

ことを特徴とする光ディスク制御装置。

【請求項 5】 請求項 3 記載の光ディスク制御装置において、

複数の前記アナログ信号処理手段は、それぞれが、前記シリアル送信手段の送信信号に基づいて、前記信号切り替え手段の出力信号をサンプルホールドするサンプルホールド手段をさらに有し、

前記 A D 変換手段は、前記信号切り替え手段の出力信号に代えて、前記サンプルホールド手段によりサンプルホールドされたアナログ信号を、所定の順序で切り替えて順次デジタル信号に変換する、

ことを特徴とする光ディスク制御装置。

【請求項 6】 請求項 4 記載の光ディスク制御装置において、

前記アナログ信号処理手段は、前記信号切り替え手段と前記サンプルホールド手段とを一对ずつ有する、

ことを特徴とする光ディスク制御装置。

【請求項 7】 請求項 5 記載の光ディスク制御装置において、

複数の前記アナログ信号処理手段は、それぞれが、前記信号切り替え手段と前記サンプルホールド手段とを、一对ずつ有する、

ことを特徴とする光ディスク制御装置。

【請求項 8】 請求項 1 または 2 記載の光ディスク制御装置において、

前記 A D 変換命令手段からの変換命令に基づいて前記シリアル送信手段を制御し、

前記シリアル受信手段の信号により前記再生信号検出手段の出力信号を変換命令毎に前記 A D 変換手段の側に転送する、

ことを特徴とする光ディスク制御装置。

【請求項 9】 請求項 1 または 2 記載の光ディスク制御装置において、

前記シリアル受信手段から得られた前記 A D 変換命令手段からの変換命令は、
選択信号を含み、

該選択信号に基づいて前記信号切り替え手段を動作させ、A D 変換命令毎に前
記 A D 変換手段に前記時分割多重信号を転送する、
ことを特徴とする光ディスク制御装置。

【請求項 1 0】 請求項 1 または 2 記載の光ディスク制御装置において、
前記シリアル送信手段、及び前記シリアル受信手段は、
前記 A D 変換命令手段からの変換命令用通信に加え、本光ディスク制御装置の
内部状態を設定するための状態設定用通信を行うものであり、
該両通信の識別を、識別信号またはビット長によって行う、
ことを特徴とする光ディスク制御装置。

【請求項 1 1】 請求項 4 記載の光ディスク制御装置において、
前記アナログ信号処理手段は、前記サンプルホールド手段の出力信号を増幅す
る可変利得増幅手段をさらに有し、
前記 A D 変換手段は、前記サンプルホールド手段の出力信号に代えて、前記可
変利得増幅手段により増幅されたアナログ信号をデジタル信号に変換し、
該可変利得増幅手段は、本光ディスク制御装置の内部状態を設定するための状
態設定用通信により伝送される状態設定用信号により、その利得が設定される、
ことを特徴とする光ディスク制御装置。

【請求項 1 2】 請求項 5 記載の光ディスク制御装置において、
複数の前記アナログ信号処理手段は、それぞれが、前記サンプルホールド手段
の出力信号を増幅する可変利得増幅手段をさらに有し、
前記 A D 変換手段は、前記サンプルホールド手段の出力信号に代えて、前記可
変利得増幅手段により増幅されたアナログ信号をデジタル信号に変換し、
該可変利得増幅手段は本光ディスク制御装置の内部状態を設定するための状態
設定用通信により伝送される状態設定用信号により、その利得が設定される、
ことを特徴とする光ディスク制御装置。

【請求項 1 3】 請求項 1 1 記載の光ディスク制御装置において、
前記アナログ信号処理手段は、前記サンプルホールド手段と前記可変利得増幅

手段とを一对ずつ有することを特徴とする光ディスク制御装置。

【請求項 1 4】 請求項 1 2 記載の光ディスク制御装置において、

複数の前記アナログ信号処理手段は、それぞれが、前記サンプルホールド手段と前記可変利得増幅手段とを、一对ずつ有することを特徴とする光ディスク制御装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、光ディスク制御装置に関するものであり、より詳しくは、トラックが形成されたディスクに情報を記録し、またはディスクから情報を再生する光ディスク装置における、デジタル制御装置の改良を図ったものに関する。

【0 0 0 2】

【従来の技術】

従来、光ディスク装置として、所定の回転数で回転している光ディスクに半導体レーザ等の光源より発生した光ビームを集束して照射し、光ディスク上に記録されている信号を再生する装置がある。以下、図 8 及び図 9 を用いてこの第 1 の従来例の光ディスク装置を説明する。

【0 0 0 3】

図 8 において、ディスク 1 0 0 はモータ 1 0 1 の回転軸 1 0 2 に取り付けられ、所定の回転数で回転している。

ディスク 1 0 0 は凹凸が形成されたトラックをスパイラル状に有している。凸部及び凹部は共にトラックであり、情報が記録される。トラックのピッチは 0. 7 4 マイクロメータ（以下では、 μm と記す）である。また、凸部及び凹部の幅は約 0. 6 μm である。

【0 0 0 4】

光ピックアップの移送台 1 1 5 には、光源としてのレーザ 1 0 9、カップリングレンズ 1 0 8、偏光ビームスプリッタ 1 1 0、1/4 波長板 1 0 7、全反射鏡 1 0 5、光検出器 1 1 3、検出レンズ 1 1 1、円筒レンズ 1 1 2、アクチュエータ 1 0 4 が取り付けられており、移送台 1 1 5 は、移送モータ 1 1 4 によってデ

ディスク100の半径方向に移動するように構成されている。

【0005】

レーザ駆動回路175はDSP140の指令によりレーザ109を駆動する。レーザ109は移送台115に取り付けられており、これより発生した光ビーム106は、カップリングレンズ108で平行光に変換された後に、偏光ビームスプリッタ110、1/4波長板107を通過し、全反射鏡105で反射され、集束レンズ103によりディスク100の情報面上に集束して照射される。

【0006】

ディスク100の情報面により反射された反射光は、集束レンズ103を通過して全反射鏡105で反射され、1/4波長板107、偏光ビームスプリッタ110、検出レンズ111、円筒レンズ112を通過して、4個の受光部からなる光検出器113上に入射する。

【0007】

集束レンズ103はアクチュエータ104の可動部に取り付けられている。アクチュエータ104はフォーカス用コイル、トラッキング用コイル、フォーカス用の永久磁石及びトラッキング用の永久磁石より構成されている。

【0008】

アクチュエータ104のフォーカス用コイル（図示せず）に電力増幅器152を用いて電圧を加えると、コイルに電流が流れ、コイルはフォーカス用の永久磁石（図示せず）から磁気力を受けることによって、集束レンズ103はディスク100の情報面に対して垂直な方向（図8中の上下方向）に移動する。集束レンズ103は光ビームの焦点とディスクの情報面とのずれを示すフォーカスエラー信号に基づいて光ビーム106の焦点が常にディスク100の情報面に位置する（合焦する）ように制御されている。

【0009】

また、トラッキング用コイル（図示せず）に電力増幅器145を用いて電圧を加えると、コイルに電流が流れトラッキング用の永久磁石（図示せず）から磁気力を受けることによって、集束レンズ103はディスク100の半径方向、すなわちディスク100上のトラックを横切るように（図8では左右方向）移動する

【0010】

光検出器113は、4個の受光部より形成されている。光検出器113上に入射したディスクからの反射光は、それぞれ電流に変換され、I/V変換器116、117、118、119へ送られる。I/V変換器116、117、118、119は、入力される電流をその電流レベルに応じた電圧に変換する。

【0011】

加算器120、121、123、124、130は、入力信号を加算して出力する。減算器122、125は、入力信号を減算（差動回路とも称する）して出力する。

【0012】

加算器124はI/V変換器116、117の出力を加算し、加算器123はI/V変換器118、119の出力を加算し、加算器120はI/V変換器116、119の出力を加算し、加算器121はI/V変換器117、118の出力を加算し、加算器130は加算器124と加算器123の出力を加算する。減算器125は加算器124の出力から加算器123の出力を減算する。減算器122は加算器120の出力から加算器121の出力を減算する。

【0013】

この減算器122の出力がディスクに照射される光ビームの焦点とディスク100の情報面とのずれを示すフォーカスエラー信号である。フォーカスエラー信号は、アナログ・デジタル変換器149へ送られ、位相補償回路150、デジタル・アナログ変換器151、電力増幅器152の順で処理され、電力増幅器152によりアクチュエータ104のフォーカス用コイルに電流が流れる。

【0014】

アナログデジタル変換器（以下では、A/D変換器と記す）149は、アナログ信号をデジタル信号に変換する。また、デジタルアナログ変換器（以下では、D/A変換器と記す）151は、デジタル信号をアナログ信号に変換する。

【0015】

位相補償回路150はデジタルフィルタであり、フォーカス制御系の位相補償を行って制御ループの安定化を図る。このようにフォーカスエラー信号に応じて集束レンズ103が駆動され、光ビームの焦点が常に情報面上に位置（合焦）する。

【0016】

図8に示した光学系は一般にプッシュプル法と呼ばれるトラッキングエラー信号（以下では、TE信号と記す）の検出方式を構成している。従って、減算器125の出力が光ディスクに照射される光ビームのスポットとディスク100のトラックとのずれを示すTE信号となる。以下では減算器125の出力を第1のTE信号と記す。第1のTE信号はスイッチ155へ送られ、A/D変換器143、加算器142、位相補償回路144、D/A変換器170、電力増幅器145の順で処理され、電力増幅器145によりアクチュエータ104のトラッキング用コイルに電流が流れる。

【0017】

位相補償回路144はデジタルフィルタであり、トラッキング制御系の位相補償を行って制御ループの安定化を図る。従って、第1のTE信号に応じて集束レンズ103が駆動されるので、光ビームのスポットが常にトラックを追従する。

【0018】

また、TE信号はローパスフィルタ146、D/A変換器147、加算器148を介して電力増幅器129に送られ、電力増幅器129により移送モータ114が駆動されることによって、移送モータ114はTE信号の低周波成分に応じて制御される。即ち、トラッキング制御系においては、高い周波数の応答に対してはアクチュエータ104で追従し、低い周波数成分の応答に対しては移送モータ114で追従する構成になっている。

【0019】

次に、加算器130は、先述したように、加算器123と加算器124の出力を加算する。即ち、加算器130の出力は光検出器113の全受光量となる。以下では、加算器130の出力信号を、全反射光量信号と記す。加算器130の出

力は、アドレス再生回路131に送られる。アドレス再生回路131は、セクターアドレスを再生し、デジタルシグナルプロセッサ（以下では、DSPと記す）140に送る。また、アドレスに同期した信号をゲート生成回路132に送る。

【0020】

ゲート生成回路132は、アドレス部のVFO1及びVFO2領域でそれぞれハイレベルになるゲート信号をスイッチ133へ出力する。以下では、VFO1領域及びVFO2領域の信号をそれぞれVFO1信号、VFO2信号と記す。また、ゲート生成回路132では、図9に示すように、アドレス部のVFO1及びVFO2領域でそれぞれハイレベルになるゲート信号によって抜き取られたVFO1信号及びVFO2信号をサンプルホールドするためのサンプリング信号を生成する。ゲート生成回路132で生成されたサンプリング信号はアドレス部のVFO1の信号をサンプリングするためサンプリング信号をサンプルホールド回路（以下では、S/H回路と記す）136に向けて出力し、アドレス部のVFO2の信号をサンプリングするためサンプリング信号をS/H回路137に向けて出力する。

【0021】

スイッチ133、HPF172、全波整流回路134、LPF135、S/H回路136、137及び減算器138は、第2のTE信号を検出するための回路を構成する。減算器138の出力が、第2のTE信号となる。

第2のTE信号は、スイッチ153を介してA/D変換器152でデジタル信号に変換され加算器142へ送られる。

【0022】

次に、トラッキング制御を動作させる際のDSP140の動作を説明する。

【0023】

初期状態では、DSP140は、スイッチ153を開いた状態でスイッチ155を閉じてトラッキング制御を動作させる。このため、集束レンズ104は、第1のTE信号に基づいて駆動される。

【0024】

アドレス再生回路 1 3 1 は、加算器 1 3 0 の出力、即ち全反射光量信号に基づいてビームスポットが照射している位置のアドレスを読み取り、DSP 1 4 0 へアドレス信号を送る。DSP 1 4 0 は、アドレスに基づいて光ディスクのゾーンを識別する。そして、ディスク 1 0 0 の回転数とそのゾーンに応じた回転数になるようにモータ制御回路 1 7 1 へ指令を送る。ディスク 1 0 0 の回転数が所定の回転数になるとアドレス再生回路 1 3 1 は、アドレスに同期した信号をゲート生成回路 1 3 2 へ送る。

【 0 0 2 5 】

ゲート生成回路 1 3 2 は、アドレス信号、VFO 1 信号、VFO 2 信号を生成し、これらをスイッチ 1 3 3、サンプルホールド回路 1 3 6、サンプルホールド回路 1 3 7 に制御信号として出力することで、第 2 の TE 生成回路 2 0 0 はその減算器 1 3 8 の出力から第 2 の TE 信号を出力する。

【 0 0 2 6 】

次に、DSP 1 4 0 は、スイッチ 1 5 3 を閉じて第 2 の TE 信号に応じて、第 1 の TE 信号に基づいて動作しているトラッキング制御系の目標位置を補正する。つまり、第 1 の TE 信号に基づくトラッキング制御系に加算器 1 4 2 において第 2 の TE 信号を加算することでオフセットを加え補正を行う。ディスクには複数のトラックがスパイラル状に形成されており、トラックのピッチは $0.74 \mu\text{m}$ である。情報面上には相変化材料等で記録膜が形成されている。ディスク上に情報を記録する場合には、光ビームが常にトラック上に位置するようにトラッキング制御しながら、光ビームの強度を情報に応じて変化させることによって記録膜の反射率を変える。ディスク上の情報を再生する場合には、光ビームが常にトラック上に位置するようにトラッキング制御しながら光ディスクからの反射光を光検出器で受光し、光検出器の出力を処理することによって情報を再生する。

【 0 0 2 7 】

トラッキング制御のためのトラックずれ量の検出も同様にしてディスクからの反射光より得ている。一般的にプッシュプル法と呼ばれるトラッキングエラー検出方式について説明する。

【 0 0 2 8 】

プッシュプル法はファーフールド法とも呼ばれる方式である。ディスク上の案内溝で反射回折された光をトラック中心に対して対称に配置された 2 分割の光検出器の受光部での出力差として取り出すことによって T E 信号を検出する方式である。図 1 0 (b) に示すように光ビームのスポットと溝の凸部及び凹部の中心が一致している場合には左右対称な反射回折分布が得られるが、それ以外 (図 1 0 (a), (c) に示す) の場合は左右で光強度がずれる。スポットがトラックを横断したときの 2 分割光検出器の出力差を図 1 1 に示す。凹部及び凸部の中心で T E 信号は零になる。トラッキング制御は、T E 信号に応じて位相補償回路及び駆動回路を介してトラッキングアクチュエータを駆動し、ディスク上のスポットをトラックと垂直な方向に移動することによって目標トラックを追従する。

【 0 0 2 9 】

次に、第 2 の従来例による光ディスク装置について図 1 2 を用いて説明する。

ここではフォーカス制御及びトラッキング制御等の基本制御動作は第 1 の従来例と同様のため説明は省略する。

光ディスク装置のデジタル制御回路は一般的にアナログ信号処理用集積回路とデジタル信号処理用集積回路とに分離されている場合が多い。以下、集積回路を I C と記す。

【 0 0 3 0 】

図 1 2 において、I C 1 はアナログ信号処理用 I C、I C 3 はデジタル信号処理用 I C である。

アナログ信号処理用 I C I C 1 には、前記した光検出器 1 1 3 上に入射したディスクからの反射光を I / V 変換器 1 1 6、1 1 7、1 1 8、1 1 9 によって電圧変換された信号が接続されている。

【 0 0 3 1 】

加算器 1 2 0、1 2 1、1 2 3、1 2 4、1 3 0 は、それぞれの入力信号を加算して出力する。減算器 (差動回路とも称する) 1 2 2、1 2 5、1 2 6 は、それぞれの入力信号を減算して出力する。

【 0 0 3 2 】

減算器 1 2 2 の出力がディスクに照射される光ビームの焦点とディスク 1 0 0

の情報面とのずれを示すフォーカスエラー信号として、アナログ信号処理用 IC IC 1 から出力される。また、減算器 1 2 5 の出力がディスク上のスポットを目標トラックに追従させるためのプッシュプル法での第 1 の TE 信号である。プッシュプル法での第 1 の TE 信号出力は、位相差検出回路 1 6 0 にて生成される位相差法での TE 信号とともにスイッチ 1 5 4 に入力され、スイッチ 1 5 4 はこれら第 1 の TE 信号出力と位相差法での TE 信号とのいずれか一方を選択し、アナログ信号処理用 IC からの出力として出力する。

【 0 0 3 3 】

加算器 1 3 0 の出力である全反射光量信号は、アナログ信号処理用 IC IC 1 内部でチルト検出回路 1 6 1、第 2 の TE 生成回路 1 6 2、RF 振幅検出回路 1 6 3 に接続されるとともに、アナログ信号処理用 IC IC 1 の内部をスルーで通過してデジタル信号処理用 IC IC 3 に出力される。

【 0 0 3 4 】

チルト検出回路 1 6 1 はディスクとこれに照射される光ビームとのなす角度を検出し、その検出結果をデジタル信号処理用 IC IC 3 に出力するものである。第 2 の TE 生成回路 1 6 2 は前記した如く第 1 の TE 信号の目標値を補正し、その補正結果をデジタル信号処理用 IC IC 3 に出力するものである。RF 振幅検出回路 1 6 3 は全反射光量から得られる再生 RF 信号の振幅を検出するもので、ディスクの記録領域における記録済み、未記録の検出及び RF 信号振幅の検出に用いる。RF 振幅検出回路 1 6 3 の出力はスイッチ 1 6 5 でウォブル信号検出回路 1 6 4 から出力されるウォブル振幅信号と切り替えられ、そのいずれかがデジタル信号処理用 IC IC 3 に出力される。

【 0 0 3 5 】

ウォブル信号は予めディスクに形成されている凹凸のトラックが高い周波数でうねっているためトラッキング制御によって一本のトラックを追従した時に TE 信号に現れる。ウォブル信号はトラッキング制御の必要帯域より 1 0 倍以上高い周波数であるため広帯域の減算器が必要であり、減算器 1 2 6 がそれに該当する。ウォブル信号振幅を検出するため、減算器 1 2 6 の出力で広帯域 TE 信号に含まれるウォブル信号をウォブル信号検出回路 1 6 4 に入力する。

【 0 0 3 6 】

また、アクチュエータ（図 8 の 1 0 4）にはトラッキング方向の位置検出器が設けられている。このトラッキング方向の位置検出器は、目標トラックへの検索中でトラッキング制御を OFF して移送台のみの移動を行う時にアクチュエータのトラッキング方向の振動を抑制する目的のために使用される。この位置検出器からの信号を位置検出回路 1 6 6 で増幅するとともにさらにこれを微分し、これら増幅された出力及び微分された出力のいずれか一方をスイッチ 1 6 7 で切り替えてデジタル信号処理用 IC IC 3 に出力する。

【 0 0 3 7 】

一方、デジタル信号処理用 IC IC 3 は前記したアナログ信号処理用 IC IC 1 のすべての出力信号をスイッチ 1 6 8 に入力し、DSP 1 4 0 からの A/D 変換命令によってスイッチ 1 6 8 を順次切り替え、A/D 変換器 1 6 9 によってデジタル信号に変換する。デジタル信号として取り込まれた各種信号は DSP 1 4 0 によって位相補償等の処理を行い、D/A 変換器 1 5 1、1 7 0、1 4 7 によってアナログ信号に変換された後、図示しない電力増幅器を介してアクチュエータ等を駆動する。

【 0 0 3 8 】

ところで、最近の光ディスク装置は 1 台の装置で多種のディスクに対応できる構成になってきている。例えば DVD-RAM/ROM ディスク記録再生装置は DVD-R 記録にも対応し、DVD-ROM ディスク再生装置は CD-R/RW 記録にも対応可能である、等の構成である。この場合、IC の構成としては、基本となるディスクに対応する IC に、新たに対応すべきディスクに応じた IC を付加する形になることが多い。

【 0 0 3 9 】

このような、多種のディスクに対応可能とする第 3 の従来例による光ディスクについて、図 1 3 を用いて説明する。

ここではフォーカス制御及びトラッキング制御等の基本制御動作は第 1 の従来例と同様のため説明は省略する。

【 0 0 4 0 】

図 1 3 において、I C 1 は上述の DVD - R A M / R O M 等の基本となるディスクに対応するアナログ信号処理 I C、I C 2 は上述の DVD - R 等の新規なディスクに対応するために付加したアナログ信号処理 I C、I C 3 は基本となるディスクおよび新規なディスクの双方に対応するデジタル信号処理 I C、である。

【 0 0 4 1 】

この第 3 の従来例は、第 2 の従来例と同様に、受光部より入力されたディスクからの反射信号は処理回路 1 8 0 によって処理され、各種信号が出力される。同様に新規ディスク対応のために設けられた受光部から反射信号が入力され、処理回路 1 8 1 で処理されて各種信号が出力される。デジタル信号処理 I C I C 3 はアナログ信号処理 I C I C 1 及び I C 2 から出力される信号を、切り替えスイッチ 1 5 6 で一斉に切り替え、対応するディスク毎にアナログ信号処理 I C

I C 1 からの出力で制御するかアナログ信号処理 I C I C 2 からの出力で制御するかを選択する。

【 0 0 4 2 】

このように多種のディスクに対応しようとする、その分回路構成が増加することで、各 I C 間の接続本数も増加し、個々の I C のピン数が多くなり、コスト的にも信頼性の面でも不利な方向となってしまう。

【 0 0 4 3 】

【発明が解決しようとする課題】

上述したように、最近の光ディスク装置においては 1 台の装置で多種のディスクに対応する必要上、回路構成が増大し、基本となる I C 構成以外に、他のディスクにも対応する I C を付加する形が一般的になっている。したがって、従来から存在している接続線に対し接続線数が増加する傾向にあり、ディスク毎に個別に存在している I C を一つに集約しなければ問題の根本的な解決はなされない。

【 0 0 4 4 】

また、基本となる I C 構成に、他の I C 構成を付加することで各 I C 間の接続本数が増加することになり、それに伴い個々の I C のピン数が多くなり、コスト的にも信頼性の面でも不利な方向となってしまう。

【 0 0 4 5 】

本発明は、上記課題を解決するためになされたもので、その目的は、基本となる構成から多種のディスクに対応可能なように機能上の展開を行った場合においても、IC間の接続線数を増加させることなくコスト的にも信頼性の面でも優れたIC構成で装置を構築することができる、デジタル制御方式の光ディスク制御装置を提供することにある。

【 0 0 4 6 】

【課題を解決するための手段】

本願の請求項1の発明に係る光ディスク制御装置は、ディスクに光ビームを収束照射してディスクに記録されている情報を検出する再生信号検出手段と、該再生信号検出手段により得られた複数の情報信号を順次切り替えて時分割多重を行う信号切り替え手段と、該信号切り替え手段により時分割多重されたアナログ信号をデジタル信号に変換するAD変換手段と、該AD変換手段のAD変換命令を生成するAD変換命令手段と、前記AD変換命令手段の命令信号をシリアル送信するシリアル送信手段と、該シリアル送信手段の信号を受信し、該受信信号に基づいて前記信号切り替え手段の切り替え動作を制御するシリアル受信手段と、前記AD変換手段からのデジタル信号に対し演算処理を行い光ディスク装置の制御信号を作成する演算手段とを備えたことを特徴とするものである。

本願の請求項1の発明によれば、上述のように構成したことにより、再生信号検出手段とAD変換手段との間の接続に要する配線数が大幅に削減される。

【 0 0 4 7 】

また、本願の請求項2の発明に係る光ディスク制御装置は、請求項1記載の光ディスク制御装置において、前記再生信号検出手段と、前記信号切り替え手段と、前記シリアル受信手段とを有するアナログ信号処理手段と、前記AD変換手段と、前記AD変換命令手段と、前記シリアル送信手段とを有するデジタル信号処理手段とを備えたことを特徴とするものである。

本願の請求項2の発明によれば、上述のように構成したことにより、アナログ信号処理手段とデジタル信号処理手段との間の接続に要する配線数が大幅に削減される。

【 0 0 4 8 】

また、本願の請求項 3 の発明に係る光ディスク制御装置は、請求項 2 記載の光ディスク制御装置において、前記アナログ信号処理手段を複数備え、前記 A/D 変換手段は、該複数のアナログ信号処理手段における前記信号切り替え手段の出力信号を所定の順序で切り替えて、順次デジタル信号に変換することを特徴とするものである。

本願の請求項 3 の発明によれば、上述のように構成したことにより、種類が異なるディスクに対応すべくアナログ信号処理手段を複数備えた場合に、その複数のアナログ信号処理手段とデジタル信号処理手段との間の接続に要する配線数を激減させる。

【 0 0 4 9 】

また、本願の請求項 4 の発明に係る光ディスク制御装置は、請求項 2 記載の光ディスク制御装置において、前記アナログ信号処理手段は、前記シリアル送信手段の送信信号に基づいて、前記信号切り替え手段の出力信号をサンプルホールドするサンプルホールド手段をさらに有し、前記 A/D 変換手段は、前記信号切り替え手段の出力信号に代えて、前記サンプルホールド手段によりサンプルホールドされたアナログ信号をデジタル信号に変換することを特徴とするものである。

本願の請求項 4 の発明によれば、上述のように構成したことにより、信号切り替え手段により時分割多重された信号をその利得調整等のための並列処理を行えることを可能とする。

【 0 0 5 0 】

また、本願の請求項 5 の発明に係る光ディスク制御装置は、請求項 3 記載の光ディスク制御装置において、複数の前記アナログ信号処理手段は、それぞれが、前記シリアル送信手段の送信信号に基づいて、前記信号切り替え手段の出力信号をサンプルホールドするサンプルホールド手段をさらに有し、前記 A/D 変換手段は、前記信号切り替え手段の出力信号に代えて、前記サンプルホールド手段によりサンプルホールドされたアナログ信号を所定の順序で切り替えて、順次デジタル信号に変換することを特徴とするものである。

本願の請求項 5 の発明によれば、上述のように構成したことにより、信号切り

替え手段により時分割多重された信号をその利得調整等のための並列処理を行えることを可能とする。

【 0 0 5 1 】

また、本願の請求項 6 の発明に係る光ディスク制御装置は、請求項 4 記載の光ディスク制御装置において、前記アナログ信号処理手段は、前記信号切り替え手段と前記サンプルホールド手段とを一對ずつ有することを特徴とするものである。

本願の請求項 6 の発明によれば、上述のように構成したことにより、アナログ信号処理手段より出力される信号のなかで対をなす信号をそのままデジタル信号処理手段の側に伝達でき、対をなす信号の差分を求める等の処理を行う場合、その処理をデジタル信号処理手段の側で実行できるため、その分、アナログ信号処理手段の回路規模が削減される。

【 0 0 5 2 】

また、本願の請求項 7 の発明に係る光ディスク制御装置は、請求項 5 記載の光ディスク制御装置において、複数の前記アナログ信号処理手段は、それぞれが、前記信号切り替え手段と前記サンプルホールド手段とを、一對ずつ有することを特徴とするものである。

本願の請求項 7 の発明によれば、上述のように構成したことにより、アナログ信号処理手段より出力される信号のなかで対をなす信号をそのままデジタル信号処理手段の側に伝達でき、対をなす信号の差分を求める等の処理を行う場合、その処理をデジタル信号処理手段の側で実行できるため、その分、アナログ信号処理手段の回路規模が削減される。

【 0 0 5 3 】

また、本願の請求項 8 の発明に係る光ディスク制御装置は、請求項 1 または 2 記載の光ディスク制御装置において、前記 A/D 変換命令手段からの変換命令に基づいて前記シリアル送信手段を制御し、前記シリアル受信手段の信号により前記再生信号検出手段の出力信号を変換命令毎に前記 A/D 変換手段の側に転送することを特徴とするものである。

本願の請求項 8 の発明によれば、上述のように構成したことにより、再生信号

検出手段の出力信号の転送制御についてもその制御信号の伝送がシリアル信号により行われるため、本来の信号の伝送のみならず、転送制御信号の伝送についても信号線が大幅に削減される。

【 0 0 5 4 】

また、本願の請求項 9 の発明に係る光ディスク制御装置は、請求項 1 または 2 記載の光ディスク制御装置において、前記シリアル受信手段から得られた前記 A D 変換命令手段からの変換命令は、選択信号を含み、該選択信号に基づいて前記信号切り替え手段を動作させ、A D 変換命令毎に前記 A D 変換手段に前記時分割多重信号を転送することを特徴とするものである。

本願の請求項 9 の発明によれば、上述のように構成したことにより、信号切り替え手段の切り替え制御についてもその制御信号の伝送がシリアル信号により行われるため、本来の信号の伝送のみならず、切り替え制御信号の伝送についても信号線が大幅に削減される。

【 0 0 5 5 】

また、本願の請求項 1 0 の発明に係る光ディスク制御装置は、請求項 1 または 2 記載の光ディスク制御装置において、前記シリアル送信手段、及び前記シリアル受信手段は、前記 A D 変換命令手段からの変換命令用通信に加え、本光ディスク制御装置の内部状態を設定するための状態設定用通信を行うものであり、該両通信の識別を、識別信号またはビット長によって行うことを特徴とするものである。

本願の請求項 1 0 の発明によれば、上述のように構成したことにより、変換命令用通信に加え状態設定用通信についてもその伝送がシリアル信号により行われるため、変換命令の伝送とは別に状態設定用通信に関する信号線を設ける必要がなく、本来の信号の伝送のみならず、切り替え制御信号の伝送についても信号線が大幅に削減される。

【 0 0 5 6 】

また、本願の請求項 1 1 の発明に係る光ディスク制御装置は、請求項 4 記載の光ディスク制御装置において、前記アナログ信号処理手段は、前記サンプルホールド手段の出力信号を増幅する可変利得増幅手段をさらに有し、前記 A D 変換手

段は、前記サンプルホールド手段の出力信号に代えて、前記可変利得増幅手段により増幅されたアナログ信号をデジタル信号に変換し、該可変利得増幅手段は、本光ディスク制御装置の内部状態を設定するための状態設定用通信により伝送される状態設定用信号により、その利得が設定されることを特徴とするものである。

本願の請求項 1 1 の発明によれば、上述のように構成したことにより、信号切り替え手段により時分割多重された信号を、利得調整を行って出力することを可能とする。

【 0 0 5 7 】

また、本願の請求項 1 2 の発明に係る光ディスク制御装置は、請求項 5 記載の光ディスク制御装置において、複数の前記アナログ信号処理手段は、それぞれが、前記サンプルホールド手段の出力信号を増幅する可変利得増幅手段をさらに有し、前記 A D 変換手段は、前記サンプルホールド手段の出力信号に代えて、前記可変利得増幅手段により増幅されたアナログ信号をデジタル信号に変換し、該可変利得増幅手段は本光ディスク制御装置の内部状態を設定するための状態設定用通信により伝送される状態設定用信号により、その利得が設定されることを特徴とするものである。

本願の請求項 1 2 の発明によれば、上述のように構成したことにより、信号切り替え手段により時分割多重された信号を、利得調整を行って出力することを可能とする。

【 0 0 5 8 】

また、本願の請求項 1 3 の発明に係る光ディスク制御装置は、請求項 1 1 記載の光ディスク制御装置において、前記アナログ信号処理手段は、前記サンプルホールド手段と前記可変利得増幅手段とを一对ずつ有することを特徴とするものである。

本願の請求項 1 3 の発明によれば、上述のように構成したことにより、対をなす信号が信号切り替え手段により時分割多重された場合に、その一方の信号に対し利得調整を行って出力すること等を可能とする。

【 0 0 5 9 】

また、本願の請求項 1 4 の発明に係る光ディスク制御装置は、請求項 1 2 記載の光ディスク制御装置において、複数の前記アナログ信号処理手段は、それぞれが、前記サンプルホールド手段と前記可変利得増幅手段とを、一対ずつ有することを特徴とするものである。

本願の請求項 1 4 の発明によれば、上述のように構成したことにより、対をなす信号が信号切り替え手段により時分割多重された場合に、その一方の信号に対し利得調整を行って出力すること等を可能とする。

【 0 0 6 0 】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照しながら説明する。

(実施の形態 1)

以下、本発明の実施の形態を図について説明する。

まず、本発明の実施の形態 1 による光ディスク制御装置について、そのブロック図である図 1 を用いて説明する。

【 0 0 6 1 】

この実施の形態 1 は、1 つのアナログ信号処理用 IC から出力される各種の信号を、時分割多重してシリアル伝送するとともに、その各種の信号の切り替え制御に用いる情報についてもシリアル信号により伝送することで、アナログ信号処理用 IC とデジタル信号処理用 IC との間の配線数が少数で済むようにしたものである。

【 0 0 6 2 】

図 1 において、IC 1 は本実施の形態 1 におけるアナログ信号処理用 IC (アナログ信号処理手段)、IC 3 は本実施の形態 1 におけるデジタル信号処理用 IC (デジタル信号処理手段) である。

そのフォーカス制御及びトラッキング制御等のデジタル制御動作に関しては第 1 の従来例と同様のため説明を省略する。

【 0 0 6 3 】

アナログ信号処理用 IC IC 1 には従来例と同様に光検出器上に入射したディスクからの反射光を、I/V 変換器 1 1 6、1 1 7、1 1 8、1 1 9 によって

電圧変換された信号が接続されている。

1 2 0、1 2 1、1 2 3、1 2 4、1 3 0 は入力信号を加算する加算回路であり、1 2 2、1 2 5、1 2 6 は入力信号を減算する差動回路である。

【 0 0 6 4 】

加算器 1 2 4 は I / V 変換器 1 1 6、1 1 7 の出力を加算し、加算器 1 2 3 は I / V 変換器 1 1 8、1 1 9 の出力を加算し、加算器 1 2 0 は I / V 変換器 1 1 6、1 1 9 の出力を加算し、加算器 1 2 1 は I / V 変換器 1 1 7、1 1 8 の出力を加算し、加算器 1 3 0 は加算器 1 2 4 と加算器 1 2 3 の出力を加算する。減算器 1 2 5 は加算器 1 2 4 の出力から加算器 1 2 3 の出力を減算する。減算器 1 2 2 は加算器 1 2 0 の出力から加算器 1 2 1 の出力を減算する。

【 0 0 6 5 】

減算器 1 2 2 の出力はディスクに照射される光ビームの焦点とディスクの情報面とのずれを示すフォーカスエラー信号である。また、減算器 1 2 5 の出力はディスク上のスポットを目標トラックに追従させるためのプッシュプル法での第 1 の T E 信号、位相差検出回路 1 6 0 の出力は位相差法での T E 信号である。

【 0 0 6 6 】

また、加算器 1 3 0 の出力は全反射光量信号である。チルト検出回路 1 6 1 の出力はチルト制御の制御信号、第 2 の T E 生成回路 1 6 2 の出力は第 2 の T E 信号、R F 振幅検出回路 1 6 3 の出力は R F 信号振幅信号、ウォブル信号検出回路 1 6 4 の出力はウォブル振幅信号、位置検出回路 1 6 6 は増幅された位置検出信号出力とこれが微分された出力とを出力する。再生信号検出手段 1 0 0 はこれら加算器 1 2 0、1 2 1、1 2 3、1 2 4、1 3 0、減算器 1 2 2、1 2 5、1 2 6、位相差検出回路 1 6 0、チルト検出回路 1 6 1、第 2 の T E 検出回路 1 6 2、R F 振幅検出回路 1 6 3、ウォブル信号検出回路 1 6 4、位置検出回路 1 6 6 を有し、その出力は図示しない光ディスクに光ビームを収束照射して検出した、ディスクに記録されている情報の信号である。切り替え回路 1 0 はこれらの各種制御信号を切り替えることにより、時分割多重した信号を 1 本の信号線により、デジタル信号処理用 I C I C 3 に出力する。

【 0 0 6 7 】

一方、デジタル信号処理用 IC IC3では、A/D変換器（A/D変換手段）169が切り替え回路10の出力をデジタル信号に変換する。DSP（演算手段）140は、デジタル信号として取り込まれた各種信号を、切り替え回路10が順次切り替えを行ったのと同じ順序で切り替え、その切り替えて得た信号に対し、順次、信号処理を行う。

【0068】

即ち、このDSP140は、デマルチプレクサに相当する処理を行いながら、位相補償等の本来の信号処理を行うものであり、このデマルチプレクサに相当する信号の切り替えタイミングは、DSP140により制御されるA/D変換命令発生回路13による切り替え回路10の切り替えタイミングに、A/D変換器169のA/D変換動作による遅延、を加えたものとする。そして、このDSP140は本来の信号処理としての位相補償等の処理を行った後、処理後の信号をD/A変換器151、170、147に適宜振り分け、これら振り分けられた信号は、D/A変換器151、170、147によってそれぞれアナログ信号に変換され、電力増幅器（図示せず）を介してアクチュエータ等を駆動するものである。

【0069】

本実施の形態1は、前記したアナログ信号処理IC内で生成される各種制御信号を信号切り替え手段としての切り替え回路（マルチプレクサ（Multiplexer; MPX）とも称す）10にそれぞれ接続し、シリアルパラレル変換回路（シリアル受信手段）11にて変換された信号に基づいて切り替え回路10を動作させ、各種制御信号を切り替える。

【0070】

シリアルパラレル変換回路11で変換される信号は、デジタル信号処理用 IC IC3内に存在するA/D変換命令発生回路（A/D変換命令手段）13によって予め決められた変換条件に基づいて作成されたものである。

【0071】

A/D変換命令発生回路13は切り替え回路10をどのような順番で切り替えるかを予め決定する。この決定は内蔵のROMに記憶されたテーブルをサーチす

る等により行ってもよい。この決定された変換条件から作成されたデータをパラレルシリアル変換回路（シリアル送信手段）12に対して転送することで、パラレルシリアル変換回路12はパラレル信号をシリアル信号に変換し、アナログ信号処理IC IC1内に有るシリアルパラレル変換回路11にシリアル転送する。なお、図1では3本の信号線を示しているが、本来のシリアル信号はこの内の1本のみである（後述する、いわゆる3線シリアル転送による。）。

【0072】

したがって、A/D変換器169は、A/D変換命令発生回路13によって予め定められた変換条件に基づいて作成された信号をパラレルシリアル変換回路12及びシリアルパラレル変換回路11間で転送し、シリアルパラレル変換回路11で変換された信号に基づいて切り替え回路10によって各種制御信号を切り替えて順次A/D変換器169に転送することにより、A/D変換動作を実行することになる。

【0073】

このように、本実施の形態1による光ディスク制御装置によれば、光ディスク装置のアナログ信号処理用ICの各種出力信号を、マルチプレクサにより時分割多重を行って単一の信号線によりデジタル信号処理用ICの側に伝送し、デジタル信号処理用IC内でデマルチプレクサに相当する処理を行うとともに、マルチプレクサの切り替え順序を制御するための制御信号を、デジタル信号処理用ICの側からアナログ信号処理用IC側にパラレル信号からシリアル信号に変換して伝送し、アナログ信号処理用ICの側でパラレル信号に復元し、この復元した制御信号により切り替え制御するようにしたので、アナログ信号処理用ICとデジタル信号処理用ICとの間で多数必要な各種の信号の配線が極めて少数で済み、信頼性が向上し、かつ装置のコストアップを抑えることが可能な光ディスク制御装置を得ることができる。

【0074】

（実施の形態2）

以下、本発明の実施の形態2についてそのブロック図である図2を用いて説明する。

この実施の形態 2 は、実施の形態 1 において、時分割多重してシリアル伝送している各種信号のなかで、対をなす信号の差分値を求めて時分割多重しているものについては、これに代えて対をなす信号そのものを時分割多重しシリアル伝送することにより、アナログ信号処理用 IC の側の回路規模を削減できるようにしたものである。

【 0 0 7 5 】

図 2 において、IC 4 は本実施の形態 2 におけるアナログ信号処理用 IC（アナログ信号処理手段）、IC 5 は本実施の形態 2 におけるデジタル信号処理用 IC（デジタル信号処理手段）である。

そのフォーカス制御及びトラッキング制御等のデジタル制御動作に関しては第 1 の従来例と同様のため省略する。

【 0 0 7 6 】

アナログ信号処理用 IC IC 4 には従来例と同様に光検出器上に入射したディスクからの反射光を、I/V 変換器 116、117、118、119 によって電圧変換された信号が接続されている。

【 0 0 7 7 】

加算器 120、121、123、124、130 は、入力信号を加算する加算回路である。これらは図 1 と同様に接続されており、加算器 120、121 の出力がディスクに照射される光ビームの焦点とディスクの情報面とのずれを示す減算前のフォーカスエラー信号で、フォーカス用光検出器の個々の信号出力である。加算器 120 の出力を FE+、加算器 121 の出力を FE- と称する。また、加算器 123、124 の出力がディスク上のスポットを目標トラックに追従させるためのプッシュプル法での第 1 の TE 信号で、フォーカス信号と同様に加算器 124 の出力を TE+、加算器 123 の出力を TE- と称する。位相差検出回路 160 の出力は位相差法での TE 信号で、それぞれ DPDT E+、DPDT E- と称する。

【 0 0 7 8 】

加算器 130 の出力は全反射光量信号である。チルト検出回路 161 の出力はチルト制御の制御信号、第 2 の TE 生成回路 162 の出力は第 2 の TE 信号であ

る。また、RF 振幅検出回路 163 の出力は RF 信号振幅信号で、ウォブル信号検出回路 164 の出力はウォブル振幅信号で、これら RF 信号振幅信号およびウォブル振幅信号はスイッチ 165 によっていずれか一方が選択される。位置検出回路 166 は増幅された位置検出信号出力（以下では、RTPS と記す。）と、これが微分された出力（以下では、DTPS と記す。）とを出力する。再生信号検出手段 100 は実施の形態 1 の構成に加え、ウォブル信号検出回路 164 および RF 振幅検出回路 163 の出力を切り替えるスイッチ 165 を有する。

【0079】

一方、デジタル信号処理用 IC IC5 ではスイッチ 18 で切り替えられた各種制御信号が A/D 変換器（A/D 変換手段）169 によってデジタル信号に変換される。デジタル信号として取り込まれた各種信号は DSP（演算手段）140 によって位相補償等の処理を行い、各 D/A 変換器 151、170、147 によってアナログ信号に変換された後、図示しない電力増幅器を介してアクチュエータ等を駆動するものである。

【0080】

本実施の形態 2 は、前記したアナログ信号処理用 IC IC4 内で生成される各種制御信号を第 1 切り替え回路 14 及び第 2 切り替え回路 15 にそれぞれ接続しシリアルパラレル変換回路 11 にて変換されたパラレル信号に基づいて第 1 及び第 2 切り替え回路 14、15 を動作させ、各種制御信号を切り替える。

【0081】

第 1 及び第 2 切り替え回路 14、15 に接続される制御信号は、例えば第 1 切り替え回路 14 には FE+、TE+、DPDTE+、RTPS、チルト制御信号に加え、スイッチ 165 によって RF 信号振幅信号とウォブル振幅信号のいずれか一方が選択された信号、が入力され、第 2 切り替え回路 15 には FE-、TE-、DPDTE-、DTPS、全反射光量信号、第 2 の TE 信号が入力される。

【0082】

ここで、FE+ と FE- は対をなす信号であり、実施の形態 1 では、減算器 122 によりこれらの差が FE 信号として求められたうえで、切り替え回路 10 により時分割多重されて、デジタル信号処理用 IC に出力されていたが、本実施

の形態 2 ではこの F E 信号の元となる、対をなす信号 F E + と F E - が、それぞれ切り替え回路 1 4 と 1 5 で時分割多重されて、ディジタル信号処理用 I C に出力される。これは、T E +、D P D T E +、および T E -、D P D T E - についても同様である。

【 0 0 8 3 】

シリアルパラレル変換回路 1 1 で変換される信号は、ディジタル信号処理用 I C I C 5 内にある A / D 変換命令発生回路 1 3 によって予め決められた変換条件に基づいて作成されたものである。

【 0 0 8 4 】

A / D 変換命令発生回路 1 3 によって、信号切り替え手段としての第 1 切り替え回路 1 4、及び第 2 切り替え回路 1 5 をどのような順番で切り替えるかを予め決定する。決定された変換条件から作成されたパラレル信号をパラレルシリアル変換回路 1 2 に対してデータを転送することで、パラレルシリアル変換回路 1 2 はパラレル信号をシリアル信号に変換し、アナログ信号処理 I C I C 4 内にあるシリアルパラレル変換回路 1 1 にシリアル転送する。なお、図 2 では 3 本の信号線を示しているが、本来のシリアル信号はこの内の 1 本である（後述する、いわゆる 3 線シリアル転送である。）。また、パラレルシリアル変換回路 1 2 は、A / D 変換命令発生回路 1 3 からの変換命令に基づいて、所定の時間に所定の時間幅のサンプリングパルス信号 1 9（以下では、S H P と記す。）を出力する。

【 0 0 8 5 】

第 1 切り替え回路 1 4、及び第 2 切り替え回路 1 5 によって時分割多重された各種制御信号は、前記したサンプリングパルス信号 1 9 のタイミングにおいて第 1 S / H 回路 1 7、第 2 S / H 回路 1 6 によってサンプルホールドされる。この第 1 S / H 回路 1 7、及び第 2 S / H 回路 1 6 は、第 1 切り替え回路 1 4、及び第 2 切り替え回路 1 5 で選択される信号を同時にサンプルホールドすることにより、第 1 切り替え回路 1 4、及び第 2 切り替え回路 1 5 から出力される両信号の A / D 変換信号を同時間に取得するために設けられている。

【 0 0 8 6 】

例えば、第 1 切り替え回路 1 4 で F E +、第 2 切り替え回路 1 5 で F E - が選

択されると、第 1 S/H 回路 1 7, 及び第 2 S/H 回路 1 6 でサンプルホールドされた後、スイッチ 1 8 でそのいずれか一方が選択され、A/D 変換器 1 6 9 でデジタル信号に変換されるが、このデジタル信号は F E +, F E - 信号の同時時間における信号である。

【 0 0 8 7 】

したがって、A/D 変換動作は、A/D 変換命令発生回路 1 3 によって予め決められた変換条件に基づいて作成された信号を、パラレルシリアル変換回路 1 2 からシリアルパラレル変換回路 1 1 の側に転送し、シリアルパラレル変換回路 1 1 で変換された信号に基づいて、第 1 切り替え回路 1 4, 及び第 2 切り替え回路 1 5 によって各種制御信号を切り替え、第 1 切り替え回路 1 4, 及び第 2 切り替え回路 1 5 から出力する制御信号を変換命令毎に第 1 S/H 回路 1 7, 第 2 S/H 回路 1 6 でサンプルホールドし、順次 A/D 変換器 1 6 9 に転送することで、各種制御信号を A/D 変換することになる。

【 0 0 8 8 】

次に、この A/D 変換動作について図 3 を用いて詳しく説明する。

A/D 変換命令発生回路 1 3 から A/D 変換命令が出力される。図 3 の A/D 変換命令は、例えば A 信号変換、B 信号変換、C 信号変換、の順番で変換命令を出力した場合の例を示すが、これは任意の信号を設定することが可能である。この A/D 変換命令は信号選択用情報 (A 信号、B 信号、C 信号) を有しており、パラレルシリアル変換回路 1 2 を介してアナログ信号処理 IC IC 4 内のシリアルパラレル変換回路 1 1 に転送される。パラレルシリアル変換回路 1 2 とシリアルパラレル変換回路 1 1 との間の通信形態はごく一般的なシリアル信号の通信形態であり、シリアルクロック (以下では、SCK と記す。)、シリアルイネーブル (以下では、SEN と記す。)、シリアルデータ (以下では、SDAT と記す。) の 3 線転送を行う。

【 0 0 8 9 】

ここで 3 線シリアル転送について図 4 及び図 5 を用いて詳しく説明する。

図 4 は A/D 変換用 8 bit シリアル転送について、図 5 は IC 内部状態設定用 1 6 bit シリアル転送について、それぞれ示している。IC 間の通信では A/D

変換用 8 bit 転送と内部状態設定用 1 6 bit 転送を共用する。

【 0 0 9 0 】

図 4 において、SEN は転送中の有効無効を決定する信号であって、ハイレベルが転送中の有効状態を示す。また、この SEN 信号はシリアルパラレル変換終了の信号となり、内部レジスタに保持する信号ともなる。SCK はシリアル転送のデータラッチ用のクロックで、受信側ではこのクロックの立上りエッジでデータをラッチする。SDAT はシリアル転送のデータで、D 0 から D 3 が制御信号の選択 bit であり、これら D 0 から D 3 により選択できる制御信号の種類は 1 6 種類である。ICSEL は IC 間の選択 bit で 2 種類の IC を選択することができる。CCS は A/D 変換用 8 bit 転送、もしくは内部状態設定用 1 6 bit 転送のいずれの転送モードであるかを識別する bit である。

【 0 0 9 1 】

図 5 において、SEN は転送中の有効無効を決定する信号で、ハイレベルで転送中の有効状態を示す。また、この SEN 信号はシリアルパラレル変換終了の信号となり、内部レジスタに保持する信号ともなる。SCK はシリアル転送のデータラッチ用のクロックで、受信側ではこのクロックの立上りエッジでデータをラッチする。SDAT はシリアル転送のデータで、D 0 から D 7 が状態設定用レジスタ（図示せず）の bit である。A 0 から A 3 は状態設定用レジスタ選択 bit で、1 6 種類の状態設定用レジスタを選択できる。SEL は 2 種類の機能ブロックに対して前記した A 0 から A 3 の状態設定用レジスタを選択することができ、例えば SEL が “1” の場合は信号系ブロックの状態設定用レジスタを選択し、SEL が “0” の場合はサーボ系の状態設定用レジスタを選択する。ICSEL は IC 間の選択 bit で、2 種類の IC を選択することができる。CCS は A/D 変換用 8 bit 転送、もしくは内部状態設定用 1 6 bit 転送を識別する bit である。R/W はシリアル通信の受信または送信を選択する bit である。

【 0 0 9 2 】

そして、図 3 のタイムチャートに示すように、パラレルシリアル変換回路 1 2 から送られる SCK、SEN、SDAT は A/D 変換命令に基づいて出力され、シリアルデータ転送の有効無効を示す SEN 信号をハイレベル（有効）にし、デ

ータの転送を行う。データ転送終了後はSEN信号をローレベル（無効）にする。

【0093】

シリアルパラレル変換回路11に入力されたシリアルデータは、シリアルパラレル変換を行って信号選択用情報等を復調し、その結果によって切り替え回路1（MPX1）14，及び切り替え回路2（MPX2）15に対して切り替え順序を設定し、これにより、切り替え回路1（MPX1）14，及び切り替え回路2（MPX2）15は選択信号に対応した信号（A信号、B信号、C信号）を出力する。この出力はA-1信号、A信号、B信号、C信号の順で行われる。切り替え回路1（MPX1）14，及び切り替え回路2（MPX2）15が選択信号を切り替えるタイミングはシリアルデータ転送の終了を示すSEN信号の立下りで行われる。切り替え回路1（MPX1）14，及び切り替え回路2（MPX2）15から出力される制御信号をサンプルホールド手段としてのS/H回路1（S/H1）17，及びS/H回路2（S/H2）16でサンプルホールドするタイミングはサンプルホールドパルス信号19（以下では、SHP1と記す。）で決まり、A/D変換命令タイミングに基づいて規定の時間後にSHP1 19を発生させる。また、S/H回路1（S/H1）17，及びS/H回路2（S/H2）16でサンプルホールドするタイミングを得る他の方法としては、データ転送終了を示すSEN信号の立下りタイミングから遅延回路DLYにより所定の時間遅らせてSHP1 19を発生させる方法もある。いずれにしても、SHP1 19の出力タイミングは、切り替え回路1（MPX1）14，及び切り替え回路2（MPX2）15から出力された信号が実際にS/H回路1（S/H1）17，及びS/H回路2（S/H2）16にサンプルホールドできるタイミングに設定することが条件となる。

【0094】

次に、S/H回路1（S/H1）17，及びS/H回路2（S/H2）16でサンプルホールドされた制御信号は、サンプリングされた時間から次回サンプリングされるまでホールド状態となり、アナログ信号処理IC IC4の出力SHOUT1、SHOUT2から上記所定の時間遅延されたA変換信号、B変換信号

、C変換信号となって、デジタル信号処理IC IC5のA/D変換器に時分割で転送する。

【0095】

これら時分割転送されたA信号、B信号、C信号はA/D変換器169の直前に設けられているスイッチ18を切り替えることによって、ホールド状態にあるSHOUT1、SHOUT2の2つの信号を連続にA/D変換する。

【0096】

また、切り替え回路1(MPX1)14、及び切り替え回路2(MPX2)15から出力される制御信号は、前の信号がホールド状態で出力されることを利用し次に選択される信号のゲインを、図3の可変ゲインアンプ(可変利得増幅手段)20、21で可変することができる。このため、FE+とFE-等の対をなす信号は、その一方の信号と他方の信号のゲインを異なるものにする等の処理を行うことが可能となる。この可変ゲインアンプ20、21のゲイン切り替えはシリアルインターフェースSIFから出力される、状態設定用16bitのシリアル転送によって設定され、A/D変換用8bit転送の終了時、もしくはA/D変換用8bit転送同士の間状態設定用16bitシリアル転送を行って設定する。

【0097】

このように、本実施の形態2による光ディスク制御装置によれば、光ディスク装置のアナログ信号処理用ICの各種出力信号を、マルチプレクサにより時分割多重を行って単一の信号線によりデジタル信号処理用ICの側に伝送し、デジタル信号処理用IC内でデマルチプレクサに相当する処理を行うとともに、マルチプレクサの切り替え順序を制御するための制御信号を、デジタル信号処理用ICの側からアナログ信号処理用ICの側にパラレル信号からシリアル信号に変換して伝送し、アナログ信号処理用ICの側でパラレル信号に復元して制御するようにしたので、アナログ信号処理用ICとデジタル信号処理用ICとの間で多数必要な各種の信号の配線が極めて少数で済み、信頼性が向上し、かつ装置のコストアップを抑えることが可能な光ディスク制御装置を得ることができる、という効果が得られる。

【0098】

しかも、この実施の形態 2 は、フォーカスエラー信号を求める際の加算器 1 2 4, 1 2 3 の出力信号や、位相差法における T E 信号を求める際の加算器 1 2 0, 1 2 1 の出力信号等の、対になっている信号を、実施の形態 1 のようにアナログ信号処理用 I C の側で差分を求めたうえで時分割多重し伝送するのではなく、これら対になっている信号に関しても対になっているままで時分割多重してデジタル信号処理用 I C の側に伝送し、デジタル信号処理用 I C の側の D S P においてソフトウェアにより差分を求めるようにしているので、アナログ信号処理用 I C の側の回路規模を削減できるほか、対をなす信号の一方の信号と他方の信号のゲインを異なるものにする等の処理が簡単に行える、という効果が得られる。

【 0 0 9 9 】

(実施の形態 3)

以下、本発明の実施の形態 3 について、そのブロック図である図 6 を用いて説明する。

この実施の形態 3 は、実施の形態 2 と同様、対をなす信号そのものを時分割多重し伝送することにより回路規模を削減できるようにしたアナログ信号処理用 I C を、対応可能とする光ディスクの種類に応じて複数設け、これらの出力を 1 つのデジタル信号処理用 I C の側で切り替えて使用することにより、多種のディスクへの対応を実現する際に、I C 間の接続線数を増加させることなくコスト的にも信頼性の面でも優れた光ディスク制御装置が得られるようにしたものである。

【 0 1 0 0 】

図 6 において、I C 6 は本実施の形態 3 における第 1 のアナログ信号処理用 I C (アナログ信号処理手段)、I C 7 は第 2 のアナログ信号処理用 I C (アナログ信号処理手段)、I C 8 は本実施の形態 3 におけるデジタル信号処理用 I C (デジタル信号処理手段)である。

例えば、アナログ信号処理用 I C I C 6 は DVD-RAM 対応用 I C、アナログ信号処理用 I C I C 7 は DVD-R 対応用 I C である。

【 0 1 0 1 】

このIC6は図2の再生信号検出手段100、切り替え回路14、15、サンプルホールド回路17、16に相当する回路を含むDVD-RAM用制御信号生成回路25、及び第1シリアルパラレル変換回路（シリアル受信手段）27で構成されており、IC7は図2の再生信号検出手段100、切り替え回路14、15、サンプルホールド回路17、16に相当する回路を含むDVD-R用制御信号生成回路26、及び第2シリアルパラレル変換回路（シリアル受信手段）28で構成されている。

基本的なA/D変換動作については実施の形態2で説明したのと同様であるため説明を省略する。

【0102】

本実施の形態3は、前記したアナログ信号処理IC IC6、IC7の中で生成される各種制御信号を、デジタル信号処理用IC（デジタル信号処理手段）内にあるA/D変換命令発生回路（A/D変換命令手段）13によって予め決められた変換条件に基づいて作成された順序でIC6またはIC7から時分割転送する。

【0103】

A/D変換命令発生回路13によって予め決定された変換条件から作成されたパラレル信号をパラレルシリアル変換回路（シリアル送信手段）12に対してデータを転送することで、パラレルシリアル変換回路12はパラレル信号をシリアル信号に変換し、各アナログ信号処理IC IC6、IC7内にあるシリアルパラレル変換回路27、28にシリアル転送する。また、パラレルシリアル変換回路12はA/D変換命令発生回路13からの変換命令に基づいて所定の時間に所定の時間幅のSHP信号19を出力する。

【0104】

シリアル転送のデータはA/D変換命令発生回路13より信号選択情報とIC選択情報を持った信号であって、各IC6、IC7のシリアルパラレル変換回路（シリアル受信手段）27、28で復調されることで、A/D変換命令によって指定されたアナログ処理ICの指定された制御信号を出力する。

【0105】

次に、そのA/D変換動作について図7のタイムチャートを用いて詳しく説明する。A/D変換命令発生回路13からA/D変換命令が出力される。図7でのA/D変換命令は、例えば、IC6変換→IC7変換→IC6変換、の順番で変換命令を発した場合であるが、任意の信号を設定することが可能である。このA/D変換命令は信号選択用情報とIC選択情報（例えば、IC6とIC7の選択）とを有しており、パラレルシリアル変換回路12を介してアナログ信号処理IC内のシリアルパラレル変換回路11に転送される。

【0106】

各ICのシリアルパラレル変換回路に入力されたシリアルデータは、シリアルパラレル変換を行い、信号選択用情報及びIC選択情報を復調し、その結果によってIC6の切り替え回路(MPX)14、15またはIC7の切り替え回路(MPX)34、35が設定される。例えばA/D変換命令からIC6を選択した時間DではIC6が変換命令を受信し、SEN信号の立下り時間後、時間Eにおいて、IC6の切り替え信号であるS1（図7の“001”）によって設定された制御信号をMPX14、15より出力する。IC7を選択した時間Eでは、同様にIC7の切り替え信号であるS2によって設定された制御信号をMPX34、35より出力する。再度IC6が選択された時間Fにおいても同様となる。

【0107】

IC6の切り替え回路(MPX)14、15、及びIC7の切り替え回路(MPX)34、35から出力される制御信号をIC6のS/H回路（サンプルホールド手段）17、16及びIC7のS/H回路（サンプルホールド手段）30、31でサンプルホールドする。タイミングはサンプルホールドパルス（SHP1、SHP2）で決まり、A/D変換命令タイミングに基づいて規定の時間後にIC6及びIC7に対して同信号のサンプルホールド信号を入力する。したがって、選択されていないICにおいてもサンプルホールド動作を行うことになる。

【0108】

次に、IC6のS/H回路17、16、またはIC7のS/H回路30、31によりサンプルホールドされた制御信号は、例えば時間DにおけるIC6の変換命令に対する時間EにおけるIC変換信号のように、サンプリングされた時間か

ら次回サンプリングされるまでホールド状態となり、選択されたアナログ信号処理 IC の出力 OUT 1、OUT 2 からデジタル信号処理 IC の A/D 変換器 (A/D 変換手段) 1 6 9 に時分割転送する。

【0 1 0 9】

時分割転送された信号は図 6 の A/D 変換器 1 6 9 の直前に設けられているスイッチ ADSW 1、及び ADSW 2 を切り替えることによって選択された IC のホールド状態にある信号を A/D 変換する。つまり、IC 6 が選択されていればスイッチ ADSW 1 を動作させ、スイッチ ADSW 2 は OFF 状態、IC 7 が選択されていればスイッチ ADSW 2 を動作させ、スイッチ ADSW 1 は OFF 状態にする。

【0 1 1 0】

また、IC 6 の信号切り替え手段としての切り替え回路 (MPX) 1 4、1 5、及び IC 7 の信号切り替え手段としての切り替え回路 (MPX) 3 4、3 5 から出力される制御信号を、IC 6 の可変ゲインアンプ (可変利得増幅手段) 2 0、2 1、及び IC 7 の可変ゲインアンプ (可変利得増幅手段) 3 2、3 3 でゲインを可変することができる。この可変ゲインアンプ 2 0、2 1、3 2、3 3 のゲイン切り替えは前記した ICSEL の bit と状態設定用レジスタ選択 bit とを有する状態設定用 1 6 bit シリアル転送によって設定される。

【0 1 1 1】

このように、本実施の形態 3 による光ディスク制御装置によれば、実施の形態 2 と同様に構成されたアナログ信号処理用 IC を、対応すべき光ディスクの種類に応じて複数設け、これらの出力をデジタル信号処理用 IC の側で切り替えて使用するようにしたので、本来ディスクの種類に対応して多数必要となる各種出力信号の配線が極めて少数で済み、装置のコストアップを抑えることが可能な光ディスク制御装置を得ることができる。

【0 1 1 2】

即ち、最近の光ディスク装置のように、1 台の装置で多種のディスクに対応するため回路構成が増加し、基本となるディスクに対応する IC 構成に、他のディスクに対応する IC を付加する形が一般的になっている状況下において、基本と

なるディスクに対して存在する I C に対し、多種類のディスクへの対応を図るために I C を追加しようとしても、接続線数が増加し実現が困難となるが、本実施の形態 3 によれば、I C 間の接続線数を増加させることなくコスト的にも信頼性の面でも優れた回路構成を構築することが実現でき、多種類のディスクへの対応が容易な、デジタル制御搭載の光ディスク制御装置を提供することが可能となる。

【0 1 1 3】

なお、上記実施の形態 3 では、複数設けるアナログ信号処理用 I C は実施の形態 2 と同様、2 つの出力を有するものとしたが、アナログ信号処理用 I C の規模がやや増加しても差し支えないのであれば、実施の形態 1 と同様の単一の出力を有する I C としてもよい。

【0 1 1 4】

また、上記実施の形態 3 では、2 つのアナログ信号処理用 I C の出力を切り替える場合を例にとって説明したが、3 つ以上のアナログ信号処理用 I C の出力を切り替えるようにしてもよい。

【0 1 1 5】

さらに、上記各実施の形態では、専ら光ディスク装置を対象とする制御装置について説明したが、ハードディスクドライブ用やビデオ用等、出力に多数のピンを要するデジタル制御装置であれば、適用することが可能である。

【0 1 1 6】

さらに、上記実施の形態では、デジタル制御装置について説明したが、アナログ信号処理部とデジタル信号処理部とを有し、アナログ信号処理部から多数のアナログ信号をデジタル信号処理部に伝送する装置であれば、制御装置に限ることなく適用することが可能である。

【0 1 1 7】

【発明の効果】

以上述べたところから明らかなように、本願の請求項 1 の発明に係る光ディスク制御装置によれば、ディスクに光ビームを収束照射してディスクに記録されている情報を検出する再生信号検出手段と、該再生信号検出手段により得られた複

数の情報信号を順次切り替えて時分割多重を行う信号切り替え手段と、該信号切り替え手段により時分割多重されたアナログ信号をデジタル信号に変換するA/D変換手段と、該A/D変換手段のA/D変換命令を生成するA/D変換命令手段と、前記A/D変換命令手段の命令信号をシリアル送信するシリアル送信手段と、該シリアル送信手段の信号を受信し、該受信信号に基づいて前記信号切り替え手段の切り替え動作を制御するシリアル受信手段と、前記A/D変換手段からのデジタル信号に対し演算処理を行い光ディスク装置の制御信号を作成する演算手段とを備えたので、再生信号検出手段とA/D変換手段との間の接続に要する配線数を大幅に削減できる効果がある。

【0118】

また、本願の請求項2の発明に係る光ディスク制御装置によれば、請求項1記載の光ディスク制御装置において、前記再生信号検出手段と、前記信号切り替え手段と、前記シリアル受信手段とを有するアナログ信号処理手段と、前記A/D変換手段と、前記A/D変換命令手段と、前記シリアル送信手段とを有するデジタル信号処理手段とを備えたので、アナログ信号処理手段とデジタル信号処理手段との間の接続に要する配線数を大幅に削減できる効果がある。

【0119】

また、本願の請求項3の発明に係る光ディスク制御装置によれば、請求項2記載の光ディスク制御装置において、前記アナログ信号処理手段を複数備え、前記A/D変換手段は、該複数のアナログ信号処理手段における前記信号切り替え手段の出力信号を所定の順序で切り替えて、順次デジタル信号に変換するようにしたので、種類が異なるディスクに対応すべくアナログ信号処理手段を複数備えた場合に、その複数のアナログ信号処理手段とデジタル信号処理手段との間の接続に要する配線数が激減できる効果がある。

【0120】

また、本願の請求項4の発明に係る光ディスク制御装置によれば、請求項2記載の光ディスク制御装置において、前記アナログ信号処理手段は、前記シリアル送信手段の送信信号に基づいて、前記信号切り替え手段の出力信号をサンプルホールドするサンプルホールド手段をさらに有し、前記A/D変換手段は、前記信号

切り替え手段の出力信号に代えて、前記サンプルホールド手段によりサンプルホールドされたアナログ信号をデジタル信号に変換するようにしたので、信号切り替え手段により時分割多重された信号をその利得調整等のための並列処理を行うことが可能となる効果がある。

【 0 1 2 1 】

また、本願の請求項 5 の発明に係る光ディスク制御装置によれば、請求項 3 記載の光ディスク制御装置において、複数の前記アナログ信号処理手段は、それぞれが、前記シリアル送信手段の送信信号に基づいて、前記信号切り替え手段の出力信号をサンプルホールドするサンプルホールド手段をさらに有し、前記 A/D 変換手段は、前記信号切り替え手段の出力信号に代えて、前記サンプルホールド手段によりサンプルホールドされたアナログ信号を所定の順序で切り替えて、順次デジタル信号に変換するようにしたので、信号切り替え手段により時分割多重された信号をその利得調整等のための並列処理を行うことが可能となる効果がある。

【 0 1 2 2 】

また、本願の請求項 6 の発明に係る光ディスク制御装置によれば、請求項 4 記載の光ディスク制御装置において、前記アナログ信号処理手段は、前記信号切り替え手段と前記サンプルホールド手段とを一對ずつ有するようにしたので、アナログ信号処理手段より出力される信号のなかで対をなす信号をそのままデジタル信号処理手段の側に伝達でき、対をなす信号の差分を求める等の処理を行う場合、その処理をデジタル信号処理手段の側で実行できるため、その分、アナログ信号処理手段の回路規模を削減できる効果がある。

【 0 1 2 3 】

また、本願の請求項 7 の発明に係る光ディスク制御装置によれば、請求項 5 記載の光ディスク制御装置において、複数の前記アナログ信号処理手段は、それぞれが、前記信号切り替え手段と前記サンプルホールド手段とを、一對ずつ有するようにしたので、アナログ信号処理手段より出力される信号のなかで対をなす信号をそのままデジタル信号処理手段の側に伝達でき、対をなす信号の差分を求める等の処理を行う場合、その処理をデジタル信号処理手段の側で実行できる

ため、その分、アナログ信号処理手段の回路規模を削減できる効果がある。

【 0 1 2 4 】

また、本願の請求項 8 の発明に係る光ディスク制御装置によれば、請求項 1 または 2 記載の光ディスク制御装置において、前記 A D 変換命令手段からの変換命令に基づいて前記シリアル送信手段を制御し、前記シリアル受信手段の信号により前記再生信号検出手段の出力信号を変換命令毎に前記 A D 変換手段の側に転送するようにしたので、再生信号検出手段の出力信号の転送制御についてもその制御信号の伝送がシリアル信号により行われるため、本来の信号の伝送のみならず、転送制御信号の伝送についても信号線を大幅に削減できる効果がある。

【 0 1 2 5 】

また、本願の請求項 9 の発明に係る光ディスク制御装置によれば、請求項 1 または 2 記載の光ディスク制御装置において、前記シリアル受信手段から得られた前記 A D 変換命令手段からの変換命令は、選択信号を含み、該選択信号に基づいて前記信号切り替え手段を動作させ、A D 変換命令毎に前記 A D 変換手段に前記時分割多重信号を転送するようにしたので、信号切り替え手段の切り替え制御についてもその制御信号の伝送がシリアル信号により行われるため、本来の信号の伝送のみならず、切り替え制御信号の伝送についても信号線を大幅に削減できる効果がある。

【 0 1 2 6 】

また、本願の請求項 1 0 の発明に係る光ディスク制御装置によれば、請求項 1 または 2 記載の光ディスク制御装置において、前記シリアル送信手段、及び前記シリアル受信手段は、前記 A D 変換命令手段からの変換命令用通信に加え、本光ディスク制御装置の内部状態を設定するための状態設定用通信を行うものであり、該両通信の識別を、識別信号またはビット長によって行うようにしたので、変換命令用通信に加え状態設定用通信についてもその伝送がシリアル信号により行われるため、変換命令の伝送とは別に状態設定用通信に関する信号線を設ける必要がなく、本来の信号の伝送のみならず、切り替え制御信号の伝送についても信号線を大幅に削減できる効果がある。

【 0 1 2 7 】

また、本願の請求項 1 1 の発明に係る光ディスク制御装置によれば、請求項 4 記載の光ディスク制御装置において、前記アナログ信号処理手段は、前記サンプルホールド手段の出力信号を増幅する可変利得増幅手段をさらに有し、前記 A/D 変換手段は、前記サンプルホールド手段の出力信号に代えて、前記可変利得増幅手段により増幅されたアナログ信号をデジタル信号に変換し、該可変利得増幅手段は、本光ディスク制御装置の内部状態を設定するための状態設定用通信により伝送される状態設定用信号により、その利得が設定されるようにしたので、信号切り替え手段により時分割多重された信号を、利得調整を行って出力することが可能となる効果がある。

【 0 1 2 8 】

また、本願の請求項 1 2 の発明に係る光ディスク制御装置によれば、請求項 5 記載の光ディスク制御装置において、複数の前記アナログ信号処理手段は、それぞれが、前記サンプルホールド手段の出力信号を増幅する可変利得増幅手段をさらに有し、前記 A/D 変換手段は、前記サンプルホールド手段の出力信号に代えて、前記可変利得増幅手段により増幅されたアナログ信号をデジタル信号に変換し、該可変利得増幅手段は本光ディスク制御装置の内部状態を設定するための状態設定用通信により伝送される状態設定用信号により、その利得が設定されるようにしたので、信号切り替え手段により時分割多重された信号を、利得調整を行って出力することが可能となる効果がある。

【 0 1 2 9 】

また、本願の請求項 1 3 の発明に係る光ディスク制御装置によれば、請求項 1 1 記載の光ディスク制御装置において、前記アナログ信号処理手段は、前記サンプルホールド手段と前記可変利得増幅手段とを一对ずつ有するようにしたので、対をなす信号が信号切り替え手段により時分割多重された場合に、その一方の信号に対し利得調整を行って出力すること等が可能となる効果がある。

【 0 1 3 0 】

また、本願の請求項 1 4 の発明に係る光ディスク制御装置によれば、請求項 1 2 記載の光ディスク制御装置において、複数の前記アナログ信号処理手段は、それぞれが、前記サンプルホールド手段と前記可変利得増幅手段とを、一对ずつ有

するようにしたので、対をなす信号が信号切り替え手段により時分割多重された場合に、その一方の信号に対し利得調整を行って出力すること等が可能となる効果がある。

【図面の簡単な説明】

【図 1】

本発明の実施の形態 1 における光ディスク制御装置のブロック図

【図 2】

本発明の実施の形態 2 における光ディスク制御装置のブロック図

【図 3】

上記実施の形態 2 における A/D 変換動作を説明するための図

【図 4】

本発明の A/D 変換用 8 bit 転送を説明するための図

【図 5】

本発明の状態設定用 16 bit 転送を説明するための図

【図 6】

本発明の実施の形態 3 における光ディスク制御装置のブロック図

【図 7】

上記実施の形態 3 における A/D 変換動作を説明するための図

【図 8】

第 1 の従来例の光ディスク装置のブロック図

【図 9】

上記第 1 の従来例におけるアドレス部とゲート信号の関係を説明するための図

【図 10】

上記第 1 の従来例におけるプッシュプル法による光ビームと溝と検出信号の関係を説明するための図

【図 11】

上記第 1 の従来例におけるプッシュプル法による T E 信号とトラックの関係を説明するための図

【図 12】

第 2 の従来例における光ディスク装置のブロック図

【図 1 3】

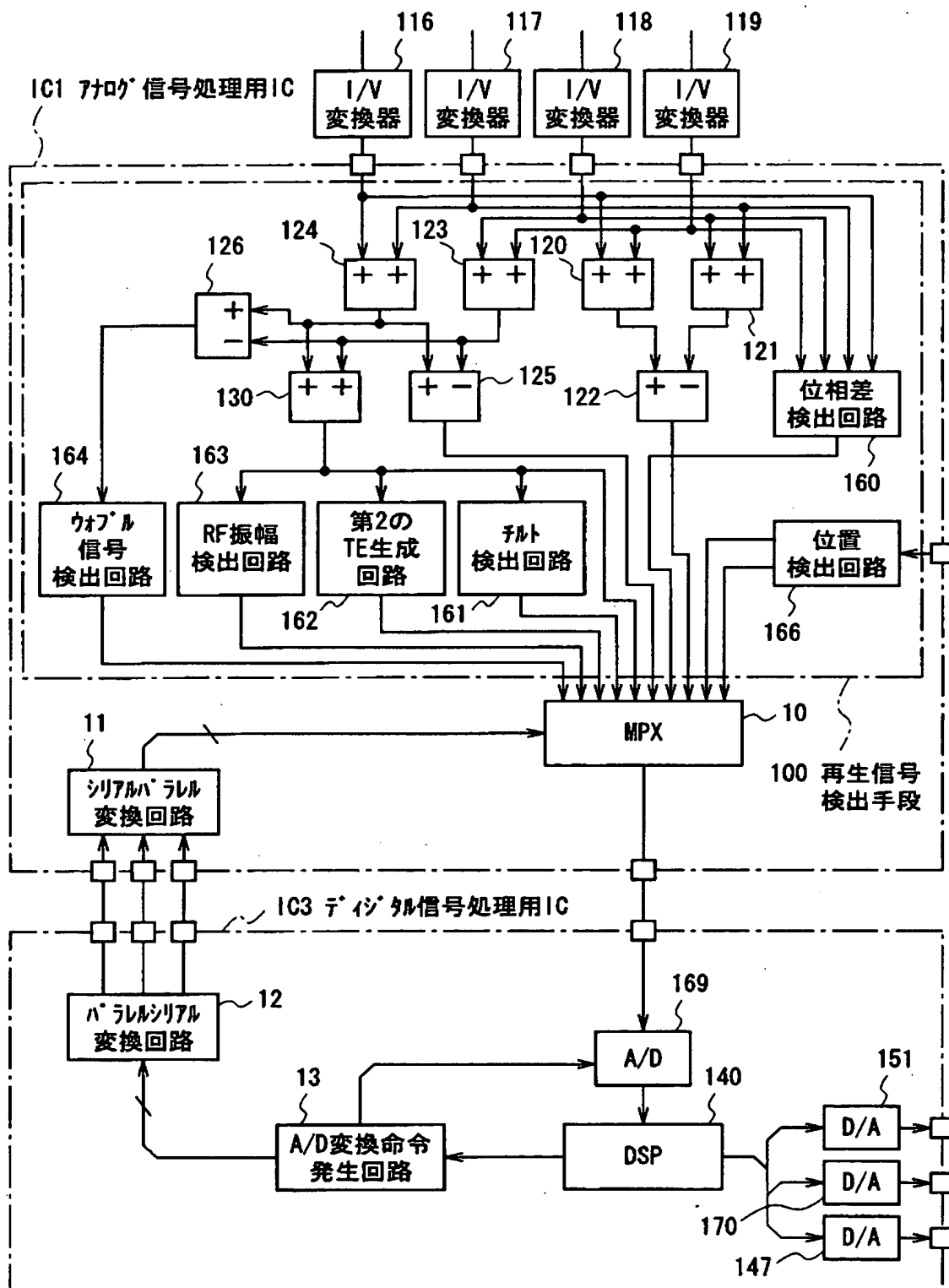
第 3 の従来例における光ディスク装置のブロック図

【符号の説明】

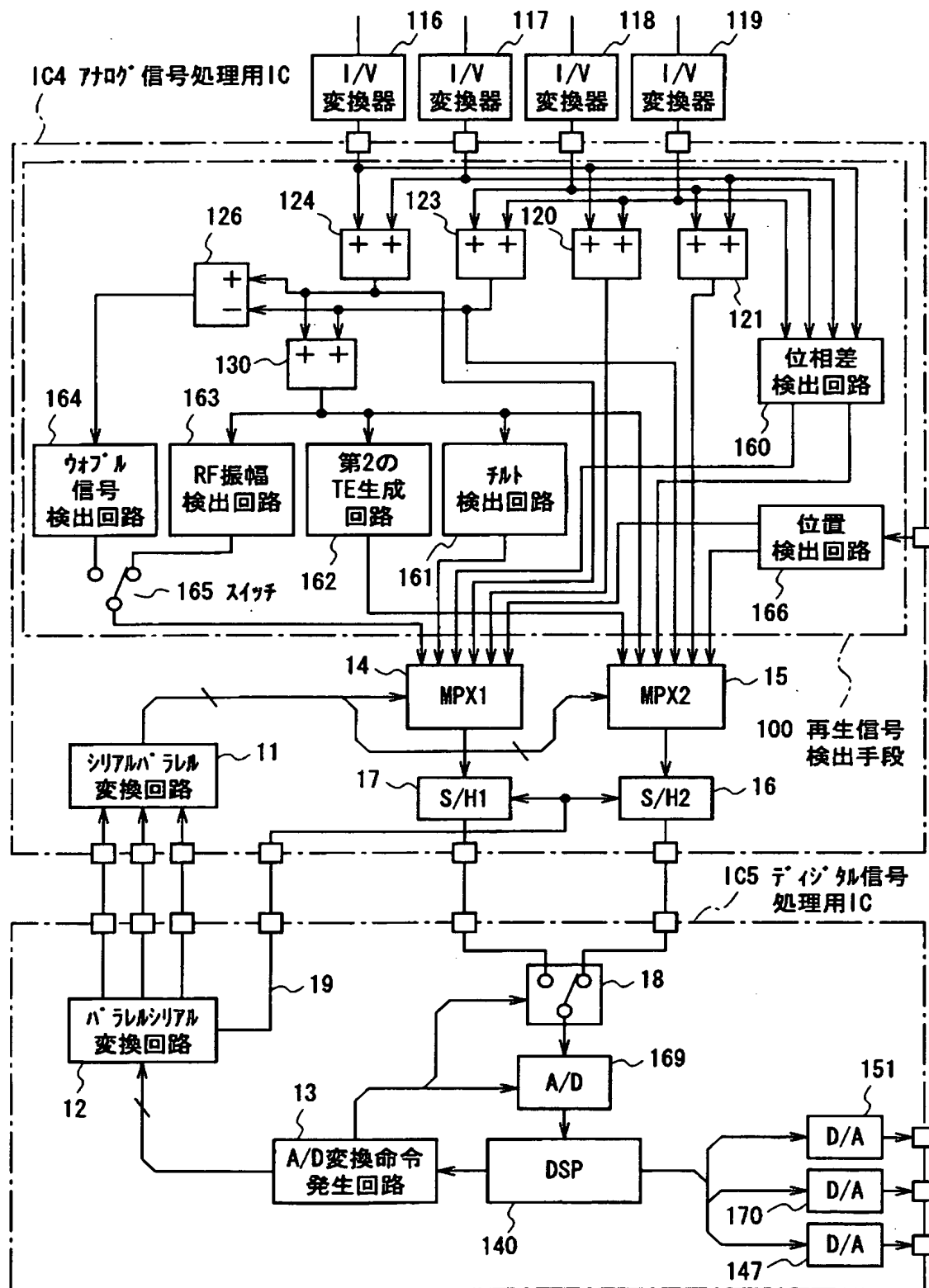
- 1 0、1 4、1 5、3 4、3 5 マルチプレクサ
- 1 1、2 7、2 8 シリアルパラレル変換回路
- 1 2 パラレルシリアル変換回路
- 1 3 A D 変換命令発生回路
- 1 6、1 7、3 0、3 1 サンプルホールド回路
- 1 8 スイッチ
- 2 0、2 1、3 2、3 3 可変ゲインアンプ
- 2 5、2 6 アナログ処理回路
- 1 0 0 再生信号検出回路
- 1 1 6、1 1 7、1 1 8、1 1 9 I / V 変換器
- 1 2 0、1 2 1、1 2 3、1 2 4、1 3 0 加算器
- 1 2 2、1 2 5、1 2 6 減算器
- 1 4 0 D S P
- 1 4 7 D / A 変換器
- 1 5 1 D / A 変換器
- 1 6 5 スイッチ
- 1 6 0 位相差検出回路
- 1 6 1 チルト検出回路
- 1 6 2 第 2 の T E 生成回路
- 1 6 3 R F 振幅検出回路
- 1 6 4 ウォブル信号検出回路
- 1 6 6 位置検出回路
- 1 6 9 A / D 変換器
- 1 7 0 D / A 変換器

【書類名】 図面

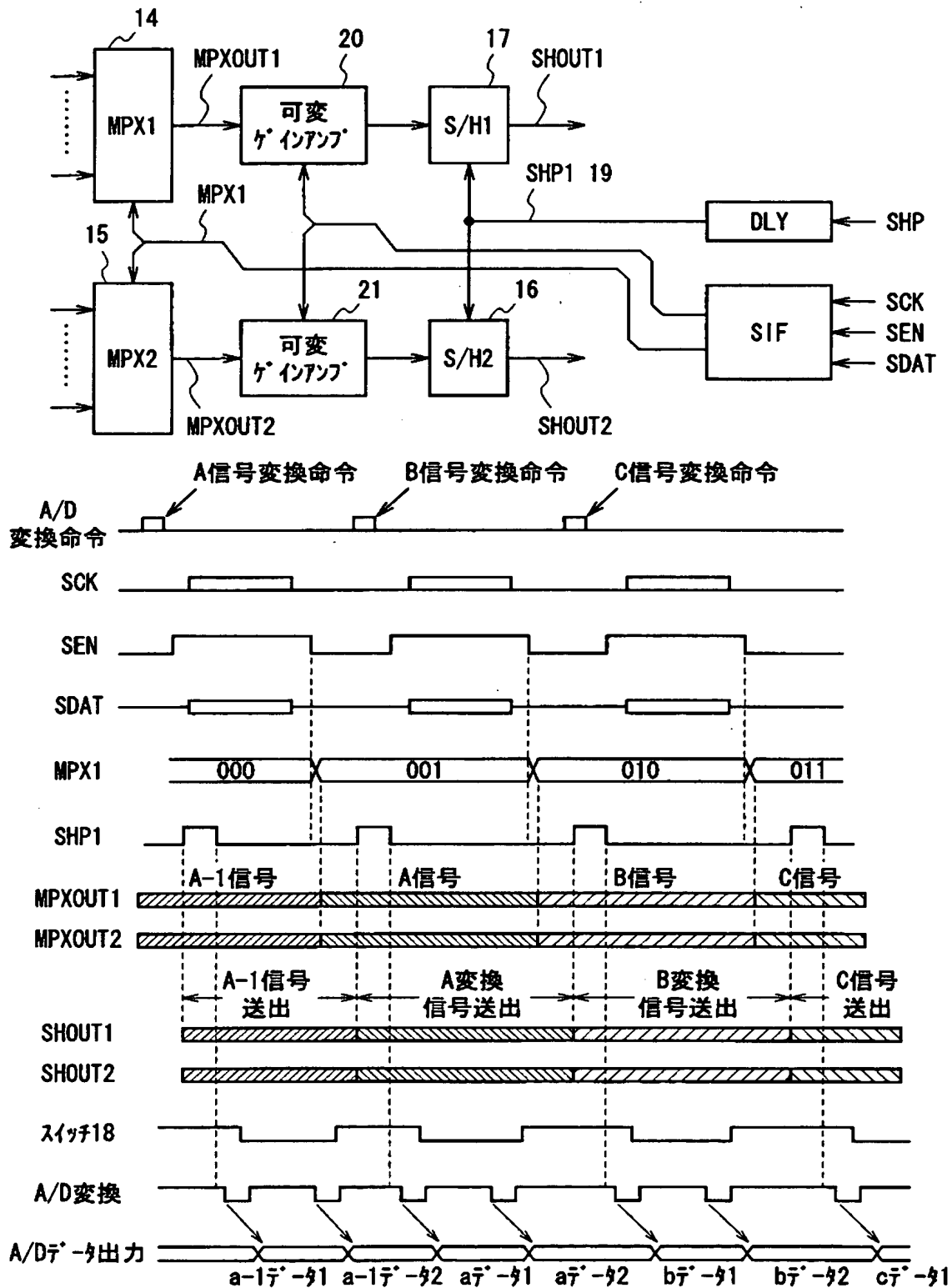
【図 1】



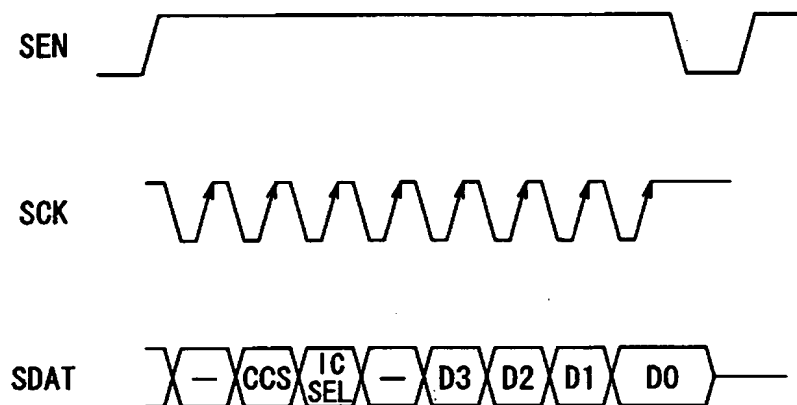
【図2】



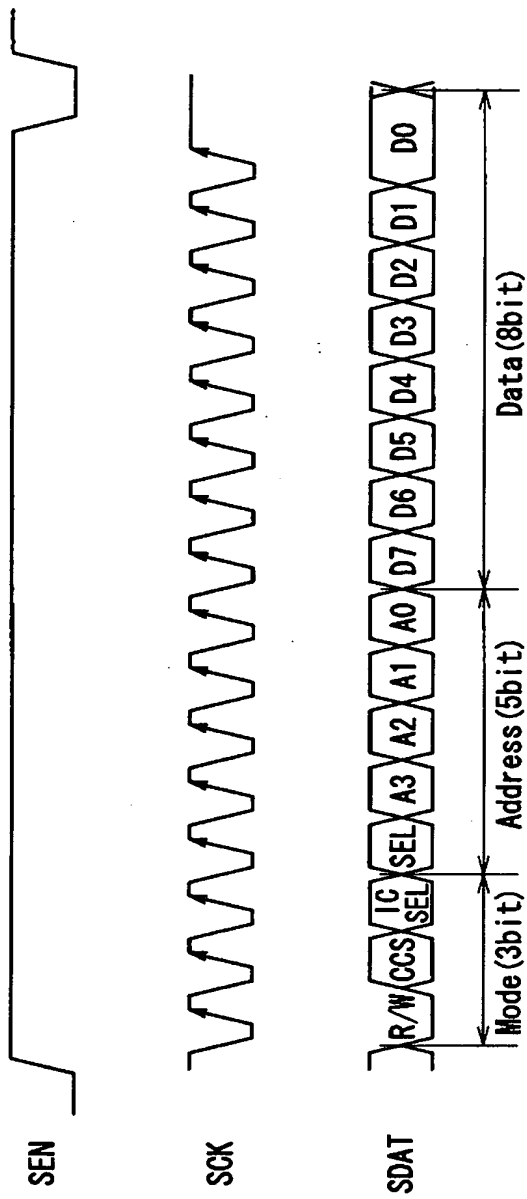
【図 3】



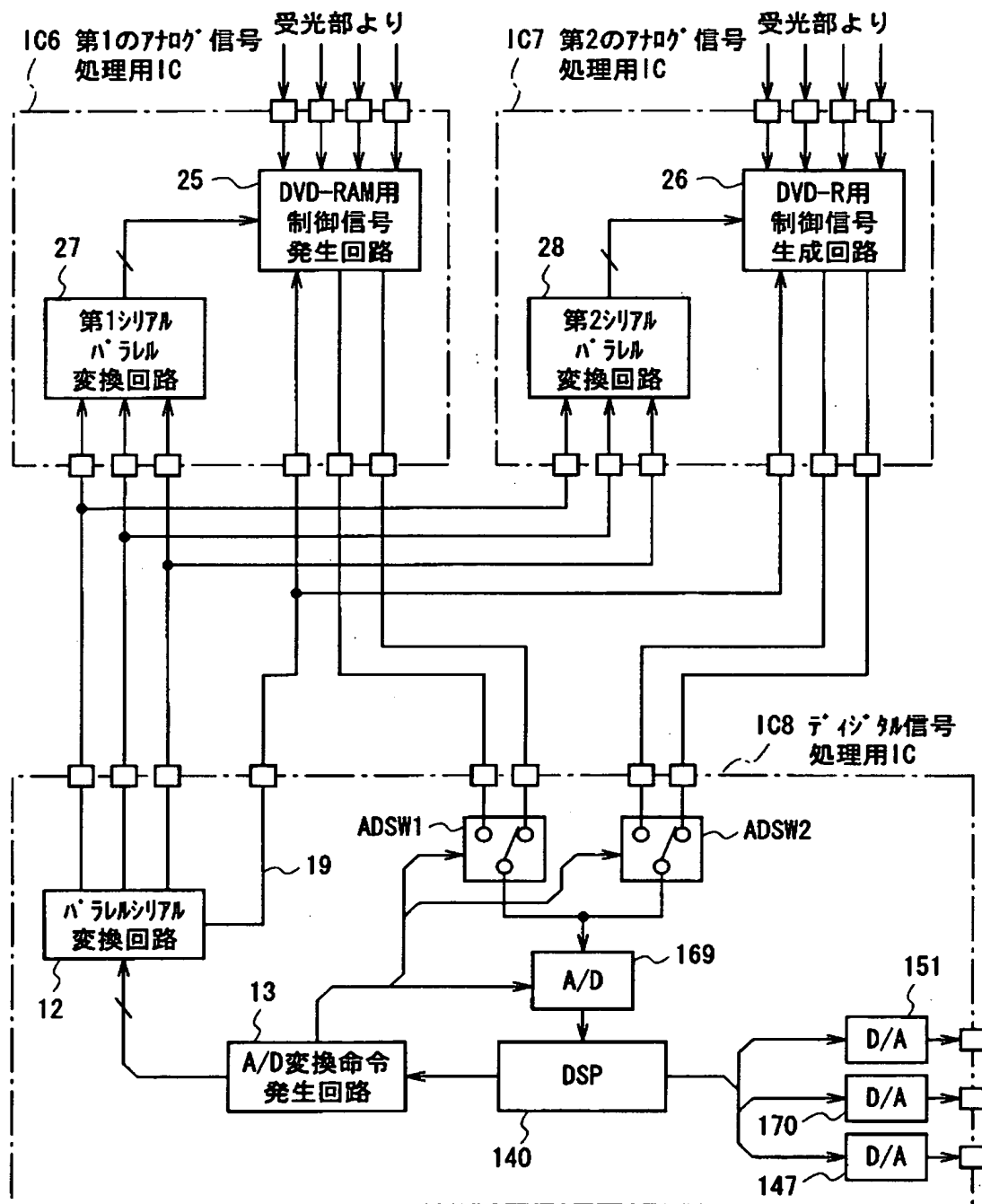
【図 4】



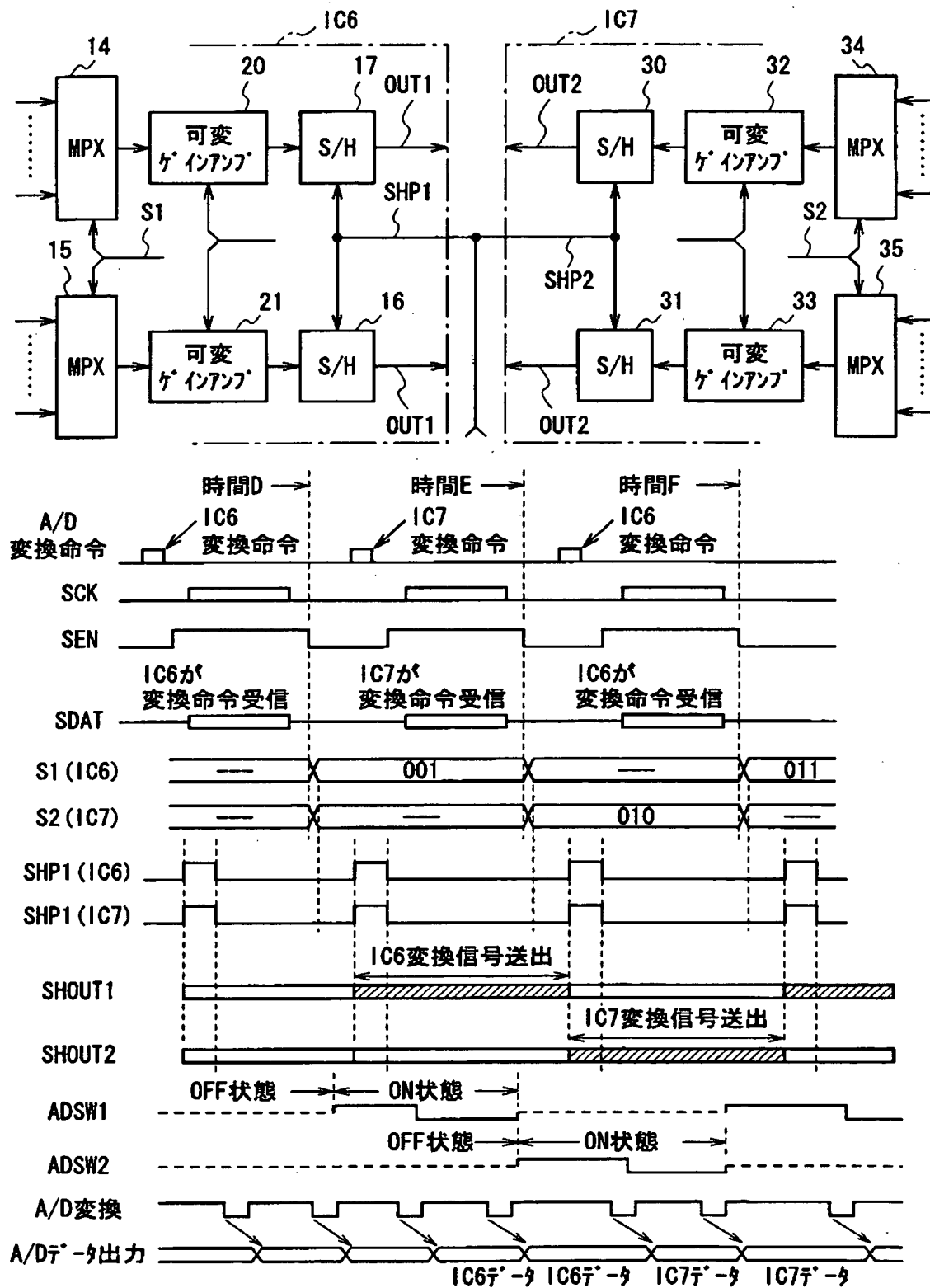
【図 5】



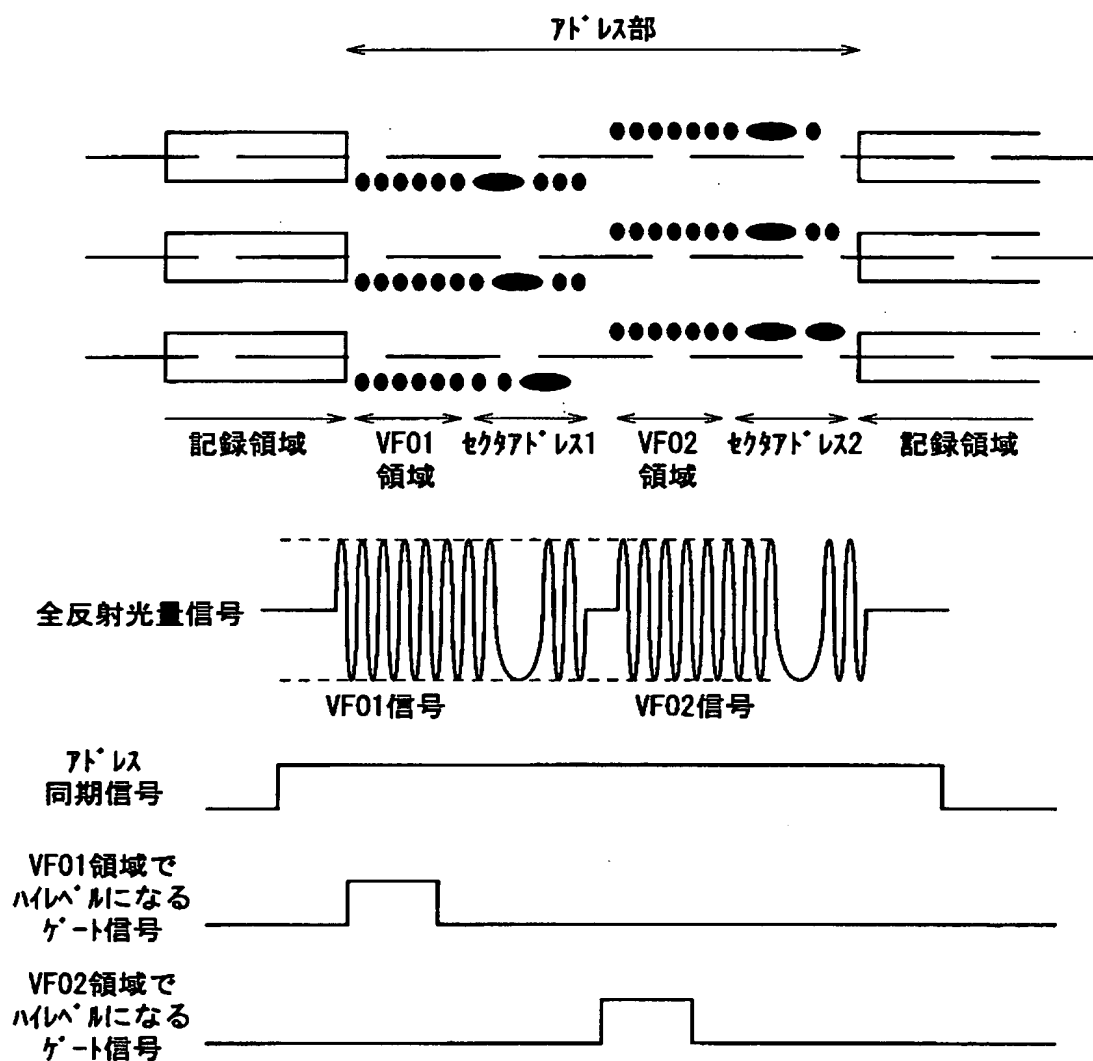
【図 6】



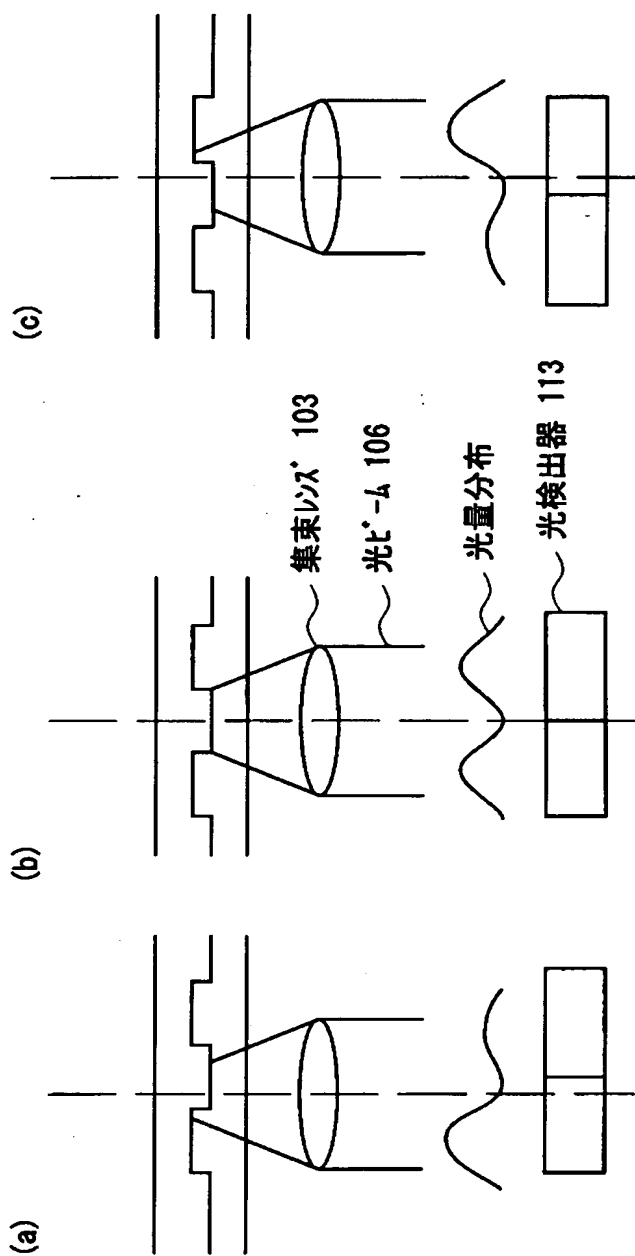
【図 7】



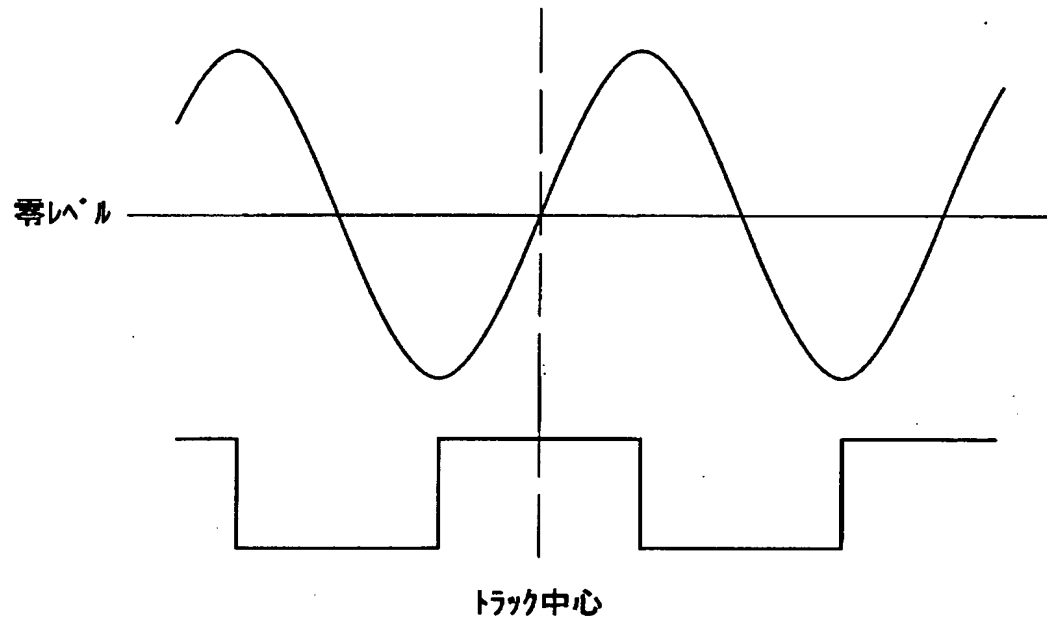
【図 9】



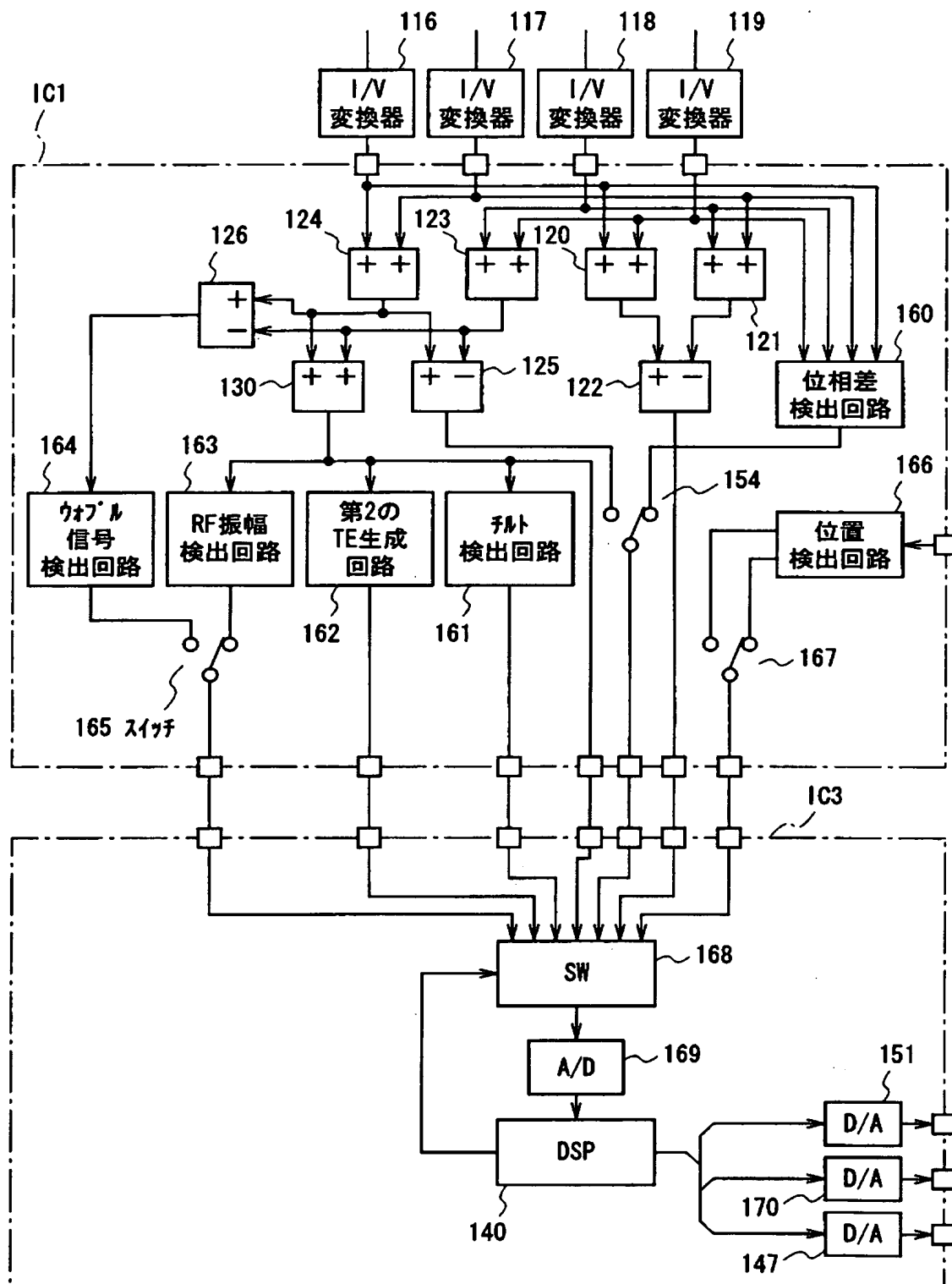
【図 1 0】



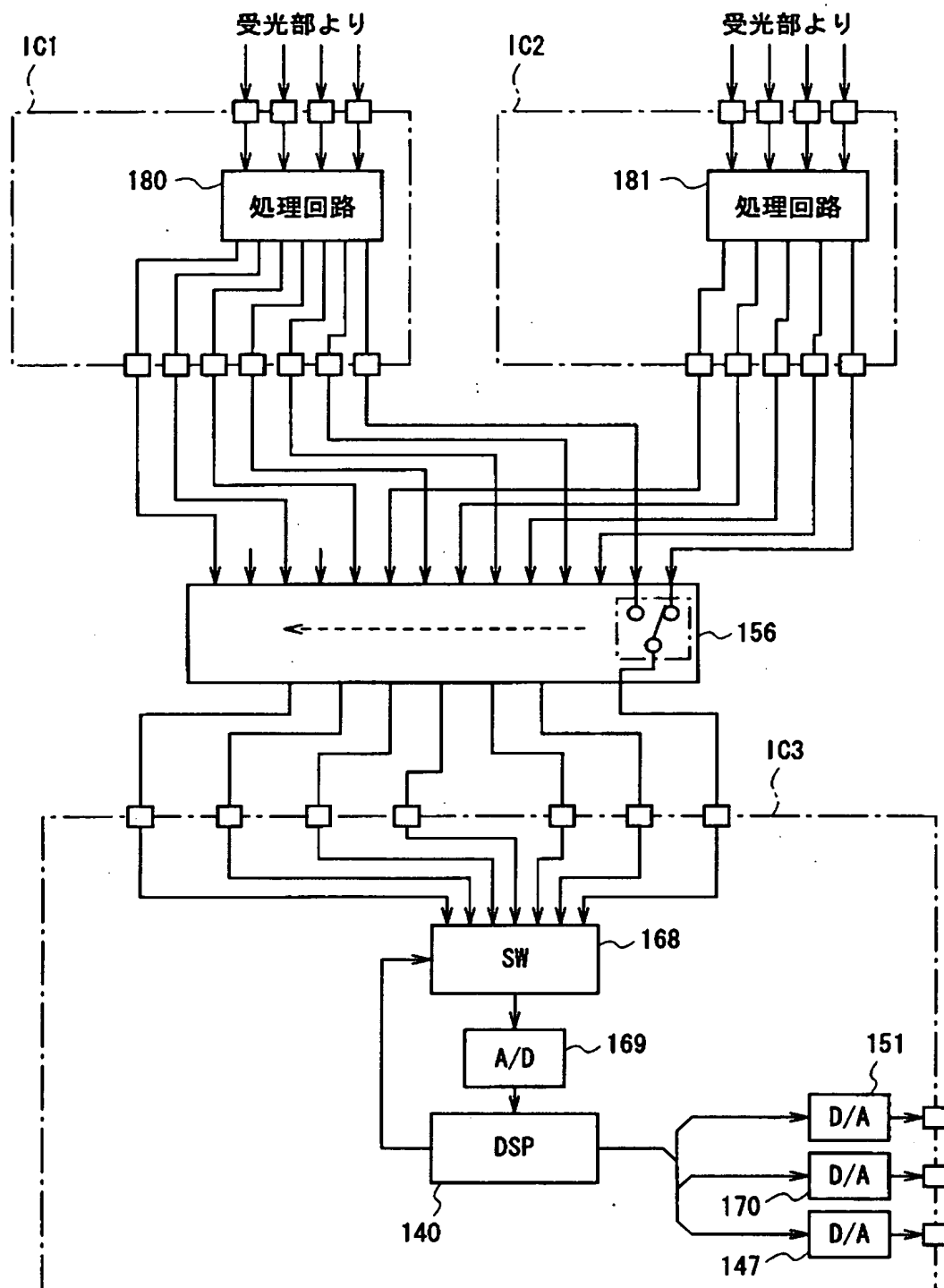
【図 1 1】



【図 12】



【図 13】



【書類名】 要約書

【要約】

【課題】 光ディスク制御装置において、多種のディスクに対応するため構成が増加し、基本となる I C 構成に付加することで各 I C 間の接続本数が増加し、個々の I C のピン数が多くなり、コスト的にも信頼性の面でも不利な方向となっていたのを解決する。

【解決手段】 A D 変換命令発生回路 1 3 からの変換命令に基づいてパラレルシリアル変換回路 1 2 を制御しシリアルパラレル変換回路 1 1 から得られた変換命令に基づいてマルチプレクサ 1 0 を動作させることで、A D 変換器 1 6 9 からの変換命令によって任意の再生制御信号が変換命令毎にマルチプレクサ 1 0 より順次出力され、変換命令に対応した再生制御信号を A D 変換器 1 6 9 に時分割転送する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005821]

| | |
|----------|------------------|
| 1. 変更年月日 | 1990年 8月28日 |
| [変更理由] | 新規登録 |
| 住 所 | 大阪府門真市大字門真1006番地 |
| 氏 名 | 松下電器産業株式会社 |